

METHOD FOR MANUFACTURING SEMICONDUCTOR DEVICE

Publication number: JP2003100636

Publication date: 2003-04-04

Inventor: ICHIJO MITSUHIRO; ASAMI TAKEOMI; SUZUKI NORIYOSHI

Applicant: SEMICONDUCTOR ENERGY LAB

Classification:

- International: G02F1/1368; H01L21/20; H01L21/322; G02F1/13; H01L21/02; (IPC1-7): H01L21/20; G02F1/1368; H01L21/322

- European: H01L21/20D; H01L21/322B; H01L21/322B2

Application number: JP20010298585 20010927

Priority number(s): JP20010298585 20010927

Also published as:



US6821828 (B2)



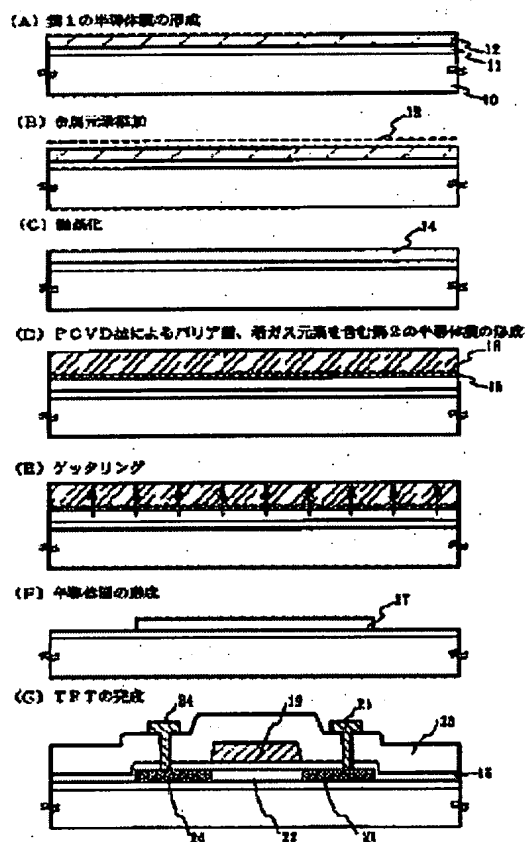
US2003082859 (A)

Report a data error he

Abstract of JP2003100636

PROBLEM TO BE SOLVED: To provide a technique wherewith a crystalline semiconductor is obtained with the aid of a metal element capable of enhancing semiconductor film crystallization and then the metal element residual in the film is effectively removed for a reduction in variation among elements.

SOLUTION: In the process of forming a barrier layer to be provided on a semiconductor film having a crystalline structure, the plasma CVD method is used with the monosilane and nitrous oxide serving as material gas. In a process of forming a gettering site, the plasma CVD method is used, and gettering is performed after the formation of a semiconductor film containing a high concentration, specifically 1×10^{20} to 1×10^{21} /cm³, of a rare gas and having an amorphous structure, typically an amorphous silicon film.



Data supplied from the esp@cenet database - Worldwide

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2003-100636

(P2003-100636A)

(43) 公開日 平成15年4月4日 (2003.4.4)

(51) Int.Cl.⁷

識別記号

F I

テーマコード(参考)

H 0 1 L 21/20

H 0 1 L 21/20

2 H 0 9 2

G 0 2 F 1/1368

G 0 2 F 1/1368

5 F 0 5 2

H 0 1 L 21/322

H 0 1 L 21/322

G

審査請求 未請求 請求項の数20 O L (全 34 頁)

(21) 出願番号

特願2001-298585(P2001-298585)

(71) 出願人 000153878

株式会社半導体エネルギー研究所

神奈川県厚木市長谷398番地

(22) 出願日

平成13年9月27日(2001.9.27)

(72) 発明者 一條 充弘

神奈川県厚木市長谷398番地 株式会社半

導体エネルギー研究所内

(72) 発明者 浅見 勇臣

神奈川県厚木市長谷398番地 株式会社半

導体エネルギー研究所内

(72) 発明者 鈴木 規悦

神奈川県厚木市長谷398番地 株式会社半

導体エネルギー研究所内

最終頁に続く

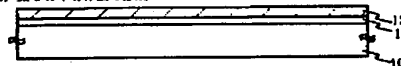
(54) 【発明の名称】 半導体装置の作製方法

(57) 【要約】

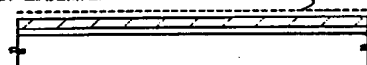
【課題】 半導体膜の結晶化を助長する金属元素を用いて結晶構造を有する半導体膜を得た後、該膜中に残存する当該金属元素を効果的に除去し、素子間のバラツキを低減する技術を提供することを課題とする。

【解決手段】 結晶構造を有する半導体膜上に設けるバリア層を形成する工程として、プラズマCVD法を用い、原料ガスとしてモノシランと亜酸化窒素を用いて成膜し、ゲッタリングサイトを形成する工程として、プラズマCVD法を用い、高濃度、具体的には $1 \times 10^{20} / \text{cm}^3 \sim 1 \times 10^{21} / \text{cm}^3$ の濃度で希ガス元素を含み、且つ非晶質構造を有する半導体膜、代表的にはアモルファスシリコン膜を形成した後、ゲッタリング処理を行うものである。

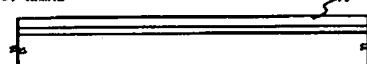
(A) 第1の半導体膜の形成



(B) 金属元素添加



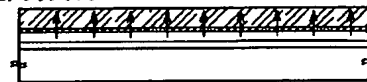
(C) 結晶化



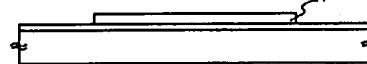
(D) PCVD法によるバリア層、希ガス元素を含む第2の半導体膜の形成



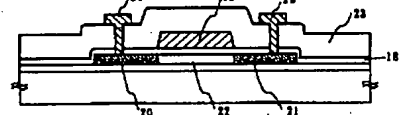
(E) ゲッタリング



(F) 半導体層の形成



(G) TFTの完成



【特許請求の範囲】

【請求項 1】絶縁表面上に非晶質構造を有する第 1 の半導体膜を形成する第 1 工程と、

前記非晶質構造を有する第 1 の半導体膜に金属元素を添加する第 2 工程と、

前記第 1 の半導体膜を結晶化させて結晶構造を有する第 1 の半導体膜を形成する第 3 工程と、

前記結晶構造を有する第 1 の半導体膜上にバリア層を形成する第 4 の工程と、

前記バリア層上に第 2 の半導体膜を形成する第 5 工程と、

前記第 2 の半導体膜に前記金属元素をゲッタリングして結晶構造を有する第 1 の半導体膜中の前記金属元素を除去または低減する第 6 工程と、

前記第 2 の半導体膜を除去する第 7 工程と、

前記バリア層を除去する第 8 工程とを有することを特徴とする半導体装置の作製方法。

【請求項 2】請求項 1 において、前記バリア層は、膜厚 1 nm～10 nm の酸化窒化シリコン膜であることを特徴とする半導体装置の作製方法。

【請求項 3】請求項 2 において、前記酸化窒化シリコン膜は、成膜室にシラン系ガスと窒素酸化物系ガスを原料ガスとして導入し、プラズマを発生させるプラズマ CVD 法により形成することを特徴とする半導体装置の作製方法。

【請求項 4】請求項 1 乃至 3 のいずれかにおいて、前記第 4 の工程と前記第 5 の工程は、大気に触れることなくプラズマ CVD 法により行うことを特徴とする半導体装置の作製方法。

【請求項 5】絶縁表面上に非晶質構造を有する第 1 の半導体膜を形成する第 1 工程と、

前記非晶質構造を有する第 1 の半導体膜に金属元素を添加する第 2 工程と、

前記第 1 の半導体膜を結晶化させて結晶構造を有する第 1 の半導体膜を形成する第 3 工程と、

前記結晶構造を有する第 1 の半導体膜上にバリア層を形成する第 4 の工程と、

前記バリア層上に、希ガス元素を表面で高濃度に含む濃度勾配を有する第 2 の半導体膜を形成する第 5 工程と、

前記第 2 の半導体膜に前記金属元素をゲッタリングして結晶構造を有する第 1 の半導体膜中の前記金属元素を除去または低減する第 6 工程と、

前記第 2 の半導体膜を除去する第 7 工程と、

前記バリア層を除去する第 8 工程とを有することを特徴とする半導体装置の作製方法。

【請求項 6】絶縁表面上に非晶質構造を有する第 1 の半導体膜を形成する第 1 工程と、

前記非晶質構造を有する第 1 の半導体膜に金属元素を添加する第 2 工程と、

前記第 1 の半導体膜を結晶化させて結晶構造を有する第

1 の半導体膜を形成する第 3 工程と、

前記結晶構造を有する第 1 の半導体膜上にバリア層を形成する第 4 の工程と、

前記バリア層上に希ガス元素を含む第 2 の半導体膜を形成する第 5 工程と、

前記第 2 の半導体膜上に第 2 の半導体膜よりも高濃度に希ガス元素を含む第 3 の半導体膜を形成する第 6 工程と、

前記第 2 の半導体膜及び前記第 3 の半導体膜に前記金属元素をゲッタリングして結晶構造を有する第 1 の半導体膜中の前記金属元素を除去または低減する第 7 工程と、

前記第 2 の半導体膜及び前記第 3 の半導体膜を除去する第 8 工程と、

前記バリア層を除去する第 9 工程とを有することを特徴とする半導体装置の作製方法。

【請求項 7】請求項 5 または請求項 6 において、前記バリア層は、膜厚 1 nm～10 nm の酸化窒化シリコン膜であることを特徴とする半導体装置の作製方法。

【請求項 8】請求項 1 乃至 7 のいずれかにおいて、前記第 2 の半導体膜は、成膜室に少なくともモノシランと希ガスを原料ガスとして導入し、プラズマを発生させるプラズマ CVD 法により形成することを特徴とする半導体装置の作製方法。

【請求項 9】請求項 1 乃至 7 のいずれかにおいて、前記第 2 の半導体膜は、成膜室に少なくともモノシランと希ガスと水素とを原料ガスとして導入し、プラズマを発生させるプラズマ CVD 法により形成することを特徴とする半導体装置の作製方法。

【請求項 10】請求項 1 乃至 7 のいずれかにおいて、前記第 2 の半導体膜は、成膜室に少なくともモノシランと希ガスと窒素とを原料ガスとして導入し、プラズマを発生させるプラズマ CVD 法により形成することを特徴とする半導体装置の作製方法。

【請求項 11】請求項 1 乃至 7 のいずれかにおいて、前記第 2 の半導体膜は、成膜室に少なくともモノシランとフォスフィンとを原料ガスとして導入し、プラズマを発生させるプラズマ CVD 法により形成することを特徴とする半導体装置の作製方法。

【請求項 12】請求項 6 乃至 11 のいずれかにおいて、前記第 3 の半導体膜は、成膜室に少なくともモノシランと希ガスを原料ガスとして導入し、プラズマを発生させるプラズマ CVD 法により形成することを特徴とする半導体装置の作製方法。

【請求項 13】請求項 6 乃至 11 のいずれかにおいて、前記第 3 の半導体膜は、成膜室に少なくともモノシランと希ガスと水素とを原料ガスとして導入し、プラズマを発生させるプラズマ CVD 法により形成することを特徴とする半導体装置の作製方法。

【請求項 14】請求項 6 乃至 13 のいずれかにおいて、前記第 3 の半導体膜を形成する前に、希ガス元素を

導入してプラズマを発生させて前記第2の半導体膜の表面状態を変化させることを特徴とする半導体装置の作製方法。

【請求項15】請求項5乃至14のいずれかーにおいて、前記バリア層は、成膜室にシラン系ガスと窒素酸化物系ガスを原料ガスとして導入し、プラズマを発生させるプラズマCVD法により形成した酸化窒化シリコン膜であることを特徴とする半導体装置の作製方法。

【請求項16】請求項1乃至15のいずれかーにおいて、前記第2の半導体膜を形成する前に、希ガス元素を導入してプラズマを発生させて前記バリア層の表面状態を変化させることを特徴とする半導体装置の作製方法。

【請求項17】請求項1乃至16のいずれかーにおいて、前記バリア層を形成する前に、希ガス元素を導入してプラズマを発生させて前記第1の半導体膜の表面状態を変化させることを特徴とする半導体装置の作製方法。

【請求項18】請求項1乃至17のいずれかーにおいて、前記バリア層を形成する前に前記第1の半導体膜表面の不純物を除去することを特徴とする半導体装置の作製方法。

【請求項19】請求項1乃至18のいずれかーにおいて、前記金属元素はFe、Ni、Co、Ru、Rh、Pd、Os、Ir、Pt、Cu、Auから選ばれた一種または複数種であることを特徴とする半導体装置の作製方法。

【請求項20】請求項1乃至19のいずれかーにおいて、前記希ガス元素は、He、Ne、Ar、Kr、Xeから選ばれた一種または複数種であることを特徴とする半導体装置の作製方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明はゲッタリング技術を用いた半導体装置の作製方法に関する。特に本発明は、半導体膜の結晶化を助長する金属元素を添加して作製される結晶構造を有する半導体膜を用いた半導体装置の作製方法に関する。

【0002】なお、本明細書中において半導体装置とは、半導体特性を利用することで機能しうる装置全般を指し、電気光学装置、半導体回路および電子機器は全て半導体装置である。

【0003】

【従来の技術】結晶構造を有する半導体膜を用いた代表的な半導体素子として薄膜トランジスタ（以下、TFTと記す）が知られている。TFTはガラスなどの絶縁基板上に集積回路を形成する技術として注目され、駆動回路一体型液晶表示装置などが実用化されつつある。従来の技術において、結晶構造を有する半導体膜は、プラズマCVD法や減圧CVD法で堆積した非晶質半導体膜を、加熱処理やレーザーアニール法（レーザー光の照射により半導体膜を結晶化させる技術）により作製されて

いる。

【0004】こうして作製される結晶構造を有する半導体膜は多数の結晶粒の集合体であり、その結晶方位は任意な方向に配向して制御不能であるため、TFTの特性を制限する要因となっている。このような問題点に対し、特開平7-183540号公報で開示される技術は、ニッケルなど半導体膜の結晶化を助長する金属元素を添加し、結晶構造を有する半導体膜を作製するものであり、結晶化に必要とする加熱温度を低下させる効果ばかりでなく、結晶方位の配向性を単一方向に高めることが可能である。このような結晶構造を有する半導体膜でTFTを形成すると、電界効果移動度の向上のみでなく、サブスレッショルド係数（S値）が小さくなり、飛躍的に電気的特性を向上させることが可能となっている。

【0005】結晶化を助長する金属元素を用いることによって、結晶化における核発生が制御可能となるため、核発生がランダムである他の結晶化方法に比べて得られる膜質は均一であり、理想的には、完全に金属元素を除去または許容範囲までに低減することが望ましい。しかし、結晶化を助長する金属元素を添加する故に、結晶構造を有する半導体膜の膜中或いは膜表面には、当該金属元素が残存し、得られる素子の特性をばらつかせるなどの問題がある。その一例は、TFTにおいてオフ電流が増加し、個々の素子間でばらつくなどの問題がある。即ち、結晶化を助長する金属元素は、一旦、結晶構造を有する半導体膜が形成されてしまえば、かえって不要な存在となってしまう。

【0006】リンを用いたゲッタリングは、結晶構造を有する半導体膜のうち特定の領域から結晶化を助長する金属元素を除去するための手法として有効に活用されている。例えば、TFTのソース・ドレイン領域にリンを添加して450～700℃の熱処理を行うことで、チャネル形成領域から当該金属元素を容易に除去することが可能である。

【0007】

【発明が解決しようとする課題】リンはイオンドープ法（PH₃などをプラズマで解離して、イオンを電界で加速して半導体中に注入する方法であり、基本的にイオンの質量分離を行わない方法を指す）で結晶構造を有する半導体膜に注入するが、ゲッタリングのために必要なリン濃度は $1 \times 10^{20}/\text{cm}^3$ 以上である。イオンドープ法によるリンの添加は、結晶構造を有する半導体膜の非晶質化をもたらすが、リン濃度の増加はその後のアニールによる再結晶化の妨げとなり問題となっている。また、高濃度のリンの添加は、ドーピングに必要な処理時間の増大をもたらす、ドーピング工程におけるスループットを低下させるので問題となっている。

【0008】さらに、pチャネル型TFTのソース・ドレイン領域に添加したリンに対し、その導電型を反転さ

5

せるために必要な硼素の濃度は1.5〜3倍が必要であり、再結晶化の困難さに伴って、ソース・ドレイン領域の高抵抗化をもたらす問題となっている。

【0009】また、基板内でゲッタリングが十分にされず、ゲッタリングにバラツキが生じると、各々のTFT特性に若干の差、即ちバラツキが生じていた。透過型の液晶表示装置の場合、画素部に配置されるTFTに電気特性のバラツキがあれば、各画素電極に印加する電圧のバラツキが生じ、そのため透過光量のバラツキも生じ、これが表示むらとなって観察者の目に映ることになる。

【0010】また、OLEDを用いた発光装置によって、TFTはアクティブマトリクス駆動方式を実現する上で、必須の素子となっている。従って、OLEDを用いた発光装置は、少なくとも、スイッチング素子として機能するTFTと、OLEDに電流を供給するTFTとが、各画素に設けられることになる。画素の回路構成、及び駆動方法によらず、OLEDと電氣的に接続され、且つ、OLEDに電流を供給するTFTのオン電流(I_{on})で画素の輝度が決定されるため、例えば、全面白表示とした場合、オン電流が一定でなければ輝度にバラツキが生じてしまうという問題がある。

【0011】本発明はこのような問題を解決するための手段であり、半導体膜の結晶化を助長する金属元素を用いて結晶構造を有する半導体膜を得た後、該膜中に残存する当該金属元素を効果的に除去する技術を提供することを目的とする。

【0012】

【課題を解決するための手段】ゲッタリング技術は単結晶シリコンウエハを用いる集積回路の製造技術において主要な技術として位置付けられている。ゲッタリングは半導体中に取り込まれた金属不純物が、何らかのエネルギーでゲッタリングサイトに偏析して、素子の能動領域の不純物濃度を低減させる技術として知られている。それは、エクストリンシックゲッタリング(Extrinsic Gettering)とイントリンシックゲッタリング(Intrinsic Gettering)の二つに大別されている。エクストリンシックゲッタリングは外部から歪場や化学作用を与えてゲッタリング効果をもたらすものである。高濃度のリンを単結晶シリコンウエハの裏面から拡散させるリングゲッタはこれに当たり、前述のリンを用いたゲッタリングもエクストリンシックゲッタリングの一種と見なすことができる。

【0013】一方、イントリンシックゲッタリングは単結晶シリコンウエハの内部に生成された酸素が関与する格子欠陥の歪場を利用したものとして知られている。本発明は、このような格子欠陥、或いは格子歪みを利用したイントリンシックゲッタリングに着目したものであり、厚さ10〜100nm程度の結晶構造を有する半導体膜に適用するために以下の手段を採用するものである。

【0014】本発明は、窒化珪素膜上に金属元素を用い

6

て結晶構造を有する第1の半導体膜を形成する工程と、エッチングストッパーとなる膜(バリア層)を形成する工程と、希ガス元素を含む第2の半導体膜(ゲッタリングサイト)を形成する工程と、ゲッタリングサイトに金属元素をゲッタリングさせる工程と、前記第2の半導体膜を除去する工程と、バリア層を除去する工程とを有している。

【0015】本発明は、エッチングストッパーとなる膜(バリア層)を形成する工程として、プラズマCVD法を用いて、薄い酸化窒化シリコン膜を形成することを特徴としている。原料ガスとしてシラン系ガス(モノシラン、ジシラン、トリシラン等)と窒素酸化物系ガス(NO_x で表記されるガス)を用いる。例えば、原料ガスとしてモノシラン(SiH_4)と亜酸化窒素(N_2O)、或いは、TEOSガスと N_2O 、或いはTEOSガスと N_2O と O_2 を用い、10nm以下、好ましくは5nm以下の酸化窒化シリコン膜を形成する。この酸化窒化シリコン膜は、オゾン含有水溶液(代表的にはオゾン水)で得られる酸化膜(ケミカルオキシaidと呼ばれる)や、酸素雰囲気下の紫外線の照射でオゾンを発生させて結晶構造を有する半導体膜の表面を酸化して得られる酸化膜と比較して、結晶構造を有する第1の半導体膜との密着性が高く、後の工程(第2の半導体膜の形成)でピーリングが発生しない。さらに密着性を高くするために、バリア層の形成前にアルゴンプラズマ処理を行ってもよい。また、ゲッタリングさせる工程においても、上記膜厚範囲の酸化窒化シリコン膜であれば、金属元素がバリア層を通過してゲッタリングサイトに移動させることができる。また、ゲッタリング後に各膜を除去する際、上記酸化窒化シリコン膜は、第2の半導体膜との選択比と、第1の半導体膜との選択比とが高く、非常にエッチングストッパーとして有効である。

【0016】また、本発明は、上記ゲッタリングサイトとなる第2の半導体膜を形成する工程として、プラズマCVD法を用い、原料ガスとしてモノシランと希ガス元素と水素、或いは原料ガスとしてモノシランと希ガス元素と窒素を用いて成膜し、高濃度に希ガス元素を含み非晶質構造を有する半導体膜、代表的にはアモルファスシリコン膜を形成するものである。また、モノシランに代えて、ジシランやトリシランを用いてもよい。

【0017】また、上記ゲッタリングサイトとなる第2の半導体膜を形成する他の工程として、プラズマCVD法を用い、原料ガスとしてモノシランとフォスフィン(PH_3)と希ガス元素、或いは原料ガスとしてモノシランとフォスフィン(PH_3)と水素、或いは原料ガスとしてモノシランとフォスフィン(PH_3)と窒素を用いて成膜し、リンまたは希ガスを含み非晶質構造を有する半導体膜を形成してもよい。

【0018】本明細書で開示する作製方法に関する発明の構成1は、絶縁表面上に非晶質構造を有する第1の半

7

導体膜を形成する第1工程と、前記非晶質構造を有する第1の半導体膜に金属元素を添加する第2工程と、前記第1の半導体膜を結晶化させて結晶構造を有する第1の半導体膜を形成する第3工程と、前記結晶構造を有する第1の半導体膜上にバリア層を形成する第4の工程と、前記バリア層上に第2の半導体膜を形成する第5工程と、前記第2の半導体膜に前記金属元素をゲッタリングして結晶構造を有する第1の半導体膜中の前記金属元素を除去または低減する第6工程と、前記第2の半導体膜を除去する第7工程と、前記バリア層を除去する第8工程とを有することを特徴とする半導体装置の作製方法である。

【0019】また、上記構成1において、前記バリア層は、膜厚1nm〜10nmの酸化窒化シリコン膜であることを特徴としている。また、前記酸化窒化シリコン膜は、成膜室にシラン系ガスと窒素酸化物系ガスを原料ガスとして導入し、プラズマを発生させるプラズマCVD法により形成する。

【0020】また、上記構成1において、前記第4の工程と前記第5の工程は、大気に触れることなくプラズマCVD法により行うことも可能であり、スループットが向上する。

【0021】また、ゲッタリングサイトとなる第2の半導体膜は、異なる上記原料ガスを用いたプラズマCVD法で得られる2層以上の積層であってもよい。その積層の一例としては、原料ガスとしてモノシランと希ガス元素と窒素とを用いた希ガスを含み非晶質構造を有する半導体膜を成膜した後、該半導体膜上に原料ガスとしてモノシランと希ガス元素と水素とを用いた希ガスを含み非晶質構造を有する半導体膜を積層させる。この積層構造とした場合、上層となるモノシランと希ガス元素と水素とを用いた希ガスを含み非晶質構造を有する半導体膜

(第3の半導体膜)は、下層となるモノシランと希ガス元素と窒素とを用いた希ガスを含み非晶質構造を有する半導体膜(第2の半導体膜)よりも高濃度に希ガスを含ませることが可能であり、効率よくゲッタリングを行うことができるため好ましい。また、第3の半導体膜と酸化窒化シリコン膜との密着性は比較的低いため、第2の半導体膜により互いの膜の密着性を高め、ピーリングを生じにくくしている。さらに密着性を高くするために、第3の半導体膜の形成前にアルゴンプラズマ処理を行ってもよい。また、ゲッタリングサイトを除去する際、上層となるモノシランと希ガス元素と水素とを用いた希ガスを含み非晶質構造を有する半導体膜(第3の半導体膜)は、下層となるモノシランと希ガス元素と窒素とを用いた希ガスを含み非晶質構造を有する半導体膜(第2の半導体膜)よりエッチングされやすいため、第2の半導体膜の膜厚を第3の半導体膜よりも薄くすることが好ましい。

【0022】また、本明細書で開示する作製方法に関す

8

る他の発明の構成2は、絶縁表面上に非晶質構造を有する第1の半導体膜を形成する第1工程と、前記非晶質構造を有する第1の半導体膜に金属元素を添加する第2工程と、前記第1の半導体膜を結晶化させて結晶構造を有する第1の半導体膜を形成する第3工程と、前記結晶構造を有する第1の半導体膜上にバリア層を形成する第4の工程と、前記バリア層上に希ガス元素を含む第2の半導体膜を形成する第5工程と、前記第2の半導体膜上に第2の半導体膜よりも高濃度に希ガス元素を含む第3の半導体膜を形成する第6工程と、前記第2の半導体膜及び前記第3の半導体膜に前記金属元素をゲッタリングして結晶構造を有する第1の半導体膜中の前記金属元素を除去または低減する第7工程と、前記第2の半導体膜及び前記第3の半導体膜を除去する第8工程と、前記バリア層を除去する第9工程とを有することを特徴とする半導体装置の作製方法である。

【0023】上記構成2において、前記第3の半導体膜は、成膜室に少なくともモノシランと希ガスを原料ガスとして導入し、プラズマを発生させるプラズマCVD法により形成するか、成膜室に少なくともモノシランと希ガスと水素とを原料ガスとして導入し、プラズマを発生させるプラズマCVD法により形成するか、のどちらかをを用いればよい。

【0024】また、ゲッタリングサイトとなる第2の半導体膜に希ガス元素の濃度勾配をもたせ、効率よくゲッタリングさせてもよい。その場合、成膜条件(RFパワー、成膜圧力、ガス流量など)で第2の半導体膜に希ガス元素の濃度勾配をもたせればよい。第2の半導体膜に希ガス元素の濃度勾配をもたせた場合、第2の半導体膜の下層部分にゲッタリングされた金属元素が濃度の高い表面に向かって移動しやすくなり、金属元素のゲッタリング能力が飽和しにくくなる。なお、ゲッタリングの際、希ガス元素を含む第2の半導体膜にある量の金属元素がゲッタリングされると、飽和し、それ以上金属元素がゲッタリングされない。

【0025】また、本明細書で開示する作製方法に関する他の発明の構成3は、絶縁表面上に非晶質構造を有する第1の半導体膜を形成する第1工程と、前記非晶質構造を有する第1の半導体膜に金属元素を添加する第2工程と、前記第1の半導体膜を結晶化させて結晶構造を有する第1の半導体膜を形成する第3工程と、前記結晶構造を有する第1の半導体膜上にバリア層を形成する第4の工程と、前記バリア層上に、希ガス元素を表面で高濃度に含む濃度勾配を有する第2の半導体膜を形成する第5工程と、前記第2の半導体膜に前記金属元素をゲッタリングして結晶構造を有する第1の半導体膜中の前記金属元素を除去または低減する第6工程と、前記第2の半導体膜を除去する第7工程と、前記バリア層を除去する第8工程とを有することを特徴とする半導体装置の作製方法である。

【0026】上記各構成において、前記第2の半導体膜は、成膜室に少なくともモノシランと希ガスを原料ガスとして導入し、プラズマを発生させるプラズマCVD法により形成するか、成膜室に少なくともモノシランと希ガスと水素とを原料ガスとして導入し、プラズマを発生させるプラズマCVD法により形成するか、成膜室に少なくともモノシランと希ガスと窒素とを原料ガスとして導入し、プラズマを発生させるプラズマCVD法により形成するか、成膜室に少なくともモノシランとフオスフィンとを原料ガスとして導入し、プラズマを発生させるプラズマCVD法により形成するか、いずれかの方法を用いればよい。

【0027】また、上記各構成において、バラツキをさらに低減するため、前記バリア層を形成する前に前記第1の半導体膜表面の不純物を除去することが好ましい。

【0028】また、上記各構成において、密着性を向上させるため、前記バリア層を形成する前に、希ガス元素を導入してプラズマを発生させて前記第1の半導体膜の表面状態を変化させてもよい。

【0029】また、上記各構成において、密着性を向上させるため、前記第2の半導体膜を形成する前に、希ガス元素を導入してプラズマを発生させて前記バリア層の表面状態を変化させてもよい。

【0030】また、上記構成3において、密着性を向上させるため、前記第3の半導体膜を形成する前に、希ガス元素を導入してプラズマを発生させて前記第2の半導体膜の表面状態を変化させてもよい。

【0031】また、上記構成2または上記構成3において、前記バリア層は、成膜室にシラン系ガスと窒素酸化物系ガスを原料ガスとして導入し、プラズマを発生させるプラズマCVD法により形成した酸化窒化シリコン膜である。

【0032】このように、希ガス元素を含む第2の半導体膜と、バリア層とともにプラズマCVD法により形成することができる。なお、プラズマCVD法はガスによる成膜室（チャンパーとも呼ぶ）内のクリーニングが行えるため、スパッタ法に比べてメンテナンスが少なくて済み、量産には適した成膜方法である。

【0033】また、上記各構成において、希ガス元素を含む第2の半導体膜と、バリア層を大気に触れさせることなく成膜することが可能であり、さらに同一チャンパーで連続的に成膜することも可能であるため、スループットに優れている。

【0034】また、上記各構成において、金属元素は、Fe、Ni、Co、Ru、Rh、Pd、Os、Ir、Pt、Cu、Auから選ばれた一種または複数種であることを特徴としている。これらの金属元素を非晶質構造を有する半導体膜に添加すると結晶化が良好に行われる。

【0035】また、上記各構成において、希ガス元素はHe、Ne、Ar、Kr、Xeから選ばれた一種または

複数種であり、これらのイオンを半導体膜中に含有させることにより、ダングリングボンドや格子歪みを形成してゲッターリングサイトを形成することができる。

【0036】本発明により十分に結晶化を助長する金属元素が低減または除去された結晶構造を有する半導体膜を得ることができ、該半導体膜を活性層とするTFETにおいて電気特性の向上、特にオフ電流を低減し、個々の素子間でのバラツキを低減することができる。

【0037】

10 【発明の実施の形態】本発明の実施形態について、以下に説明する。

【0038】（実施の形態1）以下に本発明を用いた代表的なTFETの作製手順を簡略に図1を用いて示す。ここではバリア層とゲッターリングサイトとの両方をプラズマCVD法で形成する例を示す。

【0039】図1（A）中、10は、絶縁表面を有する基板、11はブロック層となる絶縁膜、12は非晶質構造を有する半導体膜である。

20 【0040】図1（A）において、基板10はガラス基板、石英基板、セラミック基板などを用いることができる。また、シリコン基板、金属基板またはステンレス基板の表面に絶縁膜を形成したものを用いても良い。また、本工程の処理温度に耐えうる耐熱性を有するプラスチック基板を用いてもよい。

【0041】まず、図1（A）に示すように基板10上に酸化シリコン膜、窒化シリコン膜または酸化窒化シリコン膜（ SiO_xN_y ）等の絶縁膜から成る下地絶縁膜11を形成する。代表的な一例は下地絶縁膜11として2層構造から成り、 SiH_4 、 NH_3 、及び N_2O を反応ガスとして成膜される第1酸化窒化シリコン膜を50～100nm、 SiH_4 、及び N_2O を反応ガスとして成膜される第2酸化窒化シリコン膜を100～150nmの厚さに積層形成する構造が採用される。また、下地絶縁膜11の一層として膜厚10nm以下の窒化シリコン膜（ SiN 膜）、或いは第2酸化窒化シリコン膜（ SiN_{xO_y} 膜（ $X \gg Y$ ））を用いることが好ましい。ゲッター

30 ングの際、ニッケルは酸素濃度の高い領域に移動しやすい傾向があるため、半導体膜と接する下地絶縁膜を窒化シリコン膜とすることは極めて有効である。また、第1酸化窒化シリコン膜、第2酸化窒化シリコン膜、窒化シリコン膜とを順次積層した3層構造を用いてもよい。

40 【0042】次いで、下地絶縁膜上に非晶質構造を有する第1の半導体膜12を形成する。第1の半導体膜12は、シリコンを主成分とする半導体材料を用いる。代表的には、非晶質シリコン膜又は非晶質シリコンゲルマニウム膜などが適用され、プラズマCVD法や減圧CVD法、或いはスパッタ法で10～100nmの厚さに形成する。後の結晶化で良質な結晶構造を有する半導体膜を得るためには、非晶質構造を有する第1の半導体膜12の膜中に含まれる酸素、窒素などの不純物濃度を 5×10

$18/\text{cm}^3$ (二次イオン質量分析法 (SIMS) にて測定した原子濃度) 以下に低減させておくことが望ましい。これらの不純物は後の結晶化を妨害する要因となり、また、結晶化後においても捕獲中心や再結合中心の密度を増加させる要因となる。そのために、高純度の材料ガスを用いることはもとより、反応室内の鏡面処理 (電界研磨処理) やオイルフリーの真空排気系を備えた超高真空対応の CVD 装置を用いることが望ましい。

【0043】次いで、非晶質構造を有する第1の半導体膜12を結晶化させる技術としてここでは特開平8-78329号公報記載の技術を用いて結晶化させる。同公報記載の技術は、非晶質シリコン膜 (アモルファスシリコン膜とも呼ばれる) に対して結晶化を助長する金属元素を選択的に添加し、加熱処理を行うことで添加領域を起点として広がる結晶構造を有する半導体膜を形成するものである。まず、非晶質構造を有する第1の半導体膜12の表面に、結晶化を促進する触媒作用のある金属元素 (ここでは、ニッケル) を重量換算で1~100ppm含む酢酸ニッケル塩溶液をスピナーで塗布してニッケル含有層13を形成する。(図1(B)) 塗布によるニッケル含有層13の形成方法以外の他の手段として、スパッタ法、蒸着法、またはプラズマ処理により極薄い膜を形成する手段を用いてもよい。また、ここでは、全面に塗布する例を示したが、マスクを形成して選択的にニッケル含有層を形成してもよい。

【0044】次いで、加熱処理を行い、結晶化を行う。この場合、結晶化は半導体の結晶化を助長する金属元素が接した半導体膜の部分でシリサイドが形成され、それを核として結晶化が進行する。こうして、図1(C)に示す結晶構造を有する第1の半導体膜14が形成される。なお、結晶化後での第1の半導体膜14に含まれる酸素濃度は、 $5 \times 10^{18}/\text{cm}^3$ 以下とすることが望ましい。ここでは、脱水素化のための熱処理 (450℃、1時間) の後、結晶化のための熱処理 (550℃~650℃で4~24時間) を行う。また、強光の照射により結晶化を行う場合は、赤外光、可視光、または紫外光のいずれかまたはそれらの組み合わせを用いることが可能であるが、代表的には、ハロゲンランプ、メタルハライドランプ、キセノンアークランプ、カーボンアークランプ、高圧ナトリウムランプ、または高圧水銀ランプから射出された光を用いる。ランプ光源は、1~60秒、好ましくは30~60秒点灯させ、それを1回~10回繰り返し、半導体膜が瞬間的に600~1000℃程度にまで加熱すればよい。なお、必要であれば、強光を照射する前に非晶質構造を有する第1の半導体膜14に含有する水素を放出させる熱処理を行ってもよい。また、熱処理と強光の照射とを同時に行って結晶化を行ってもよい。生産性を考慮すると、結晶化は強光の照射により結晶化を行うことが望ましい。

【0045】このようにして得られる第1の半導体膜1

4には、金属元素 (ここではニッケル) が残存している。それは膜中において一様に分布していないにしろ、平均的な濃度とすれば、 $1 \times 10^{19}/\text{cm}^3$ を越える濃度で残存している。勿論、このような状態でも TFT をはじめ各種半導体素子を形成することが可能であるが、以降に示す方法で当該元素を除去する。

【0046】次いで、結晶化率 (膜の全体積における結晶成分の割合) を高め、結晶粒内に残される欠陥を補修するために、結晶構造を有する第1の半導体膜14に対してレーザー光を照射することが好ましい。レーザー光を照射した場合、表面に薄い酸化膜 (図示しない) が形成される。このレーザー光には波長400nm以下のエキシマレーザー光や、YAGレーザーの第2高調波、第3高調波を用いる。

【0047】次いで、結晶構造を有する第1の半導体膜14表面の薄い酸化膜を希フッ酸などで除去する。なお、この薄い酸化膜はバラツキを生じやすく、後の成膜でピーリングの原因にもなるため、結晶構造を有する第1の半導体膜14に対してレーザー光を照射した際に形成される酸化膜を除去することが重要である。

【0048】次いで、結晶構造を有する第1の半導体膜14上に、プラズマCVD法により1~10nmの酸化窒化シリコン膜からなるバリア層15を形成し、このバリア層15上に希ガス元素を含む第2の半導体膜16を形成する。(図1(D)) このバリア層15は、後の工程で第2の半導体膜16のみを選択的に除去する際にエッチングストッパーとして機能する。ただし、バリア層15は、後のゲッタリングで第1の半導体膜中のニッケルが第2の半導体膜に移動可能な膜質または膜厚とすることが必要である。本明細書中、バリア層とは、ゲッタリング工程において金属元素が通過可能な膜質または膜厚を有し、且つ、ゲッタリングサイトとなる層の除去工程においてエッチングストッパーとなる層を指している。

【0049】ここでは、原料ガスとしてモノシラン (SiH_4) と亜酸化窒素 (N_2O) を用いたプラズマCVD法にてバリア層15を形成する。こうして得られたバリア層15は、第1の半導体膜14との密着性が高く、上記膜厚範囲であれば、金属元素を通過させてゲッタリングサイトに移動させることができる。加えて、バリア層15は、第2の半導体膜との選択比と、第1の半導体膜との選択比とが高く、非常にエッチングストッパーとして有効である。

【0050】また、希ガス元素を含む第2の半導体膜16もプラズマCVD法にて形成し、ゲッタリングサイトを形成する。また、バリア層15と、希ガス元素を含む第2の半導体膜16とを大気に触れさせることなく成膜することが可能であり、さらに同一チャンバーで連続的に成膜することも可能である。

【0051】希ガス元素としてはヘリウム (He)、ネ

10

20

30

40

50

オン (Ne)、アルゴン (Ar)、クリプトン (Kr)、キセノン (Xe) から選ばれた一種または複数種を用いる。中でも安価なガスであるアルゴン (Ar) が好ましい。ここでは原料ガスとして、モノシランとアルゴン、或いはモノシランとアルゴンと水素、或いはモノシランとアルゴンと窒素を用いることによって、アルゴンを $1 \times 10^{18} / \text{cm}^3 \sim 1 \times 10^{22} / \text{cm}^3$ 、好ましくは、 $1 \times 10^{20} / \text{cm}^3 \sim 1 \times 10^{21} / \text{cm}^3$ の濃度で含み、ゲッタリング効果が得られる第2の半導体膜をプラズマCVD法で成膜することができる。

【0052】膜中に不活性気体である希ガス元素イオンを含有させる意味は二つある。一つはダングリングボンドを形成し半導体膜に歪みを与えることであり、他の一つは半導体膜の格子間に歪みを与えることである。半導体膜の格子間に歪みを与えるにはアルゴン (Ar)、クリプトン (Kr)、キセノン (Xe) などシリコンより原子半径の大きな元素を用いた時に顕著に得られる。また、膜中に希ガス元素を含有させることにより、格子歪だけでなく、不對結合手も形成させてゲッタリング作用に寄与する。

【0053】次いで、加熱処理を行い、第1の半導体膜中における金属元素 (ニッケル) の濃度を低減、あるいは除去するゲッタリングを行う。(図1(E))ゲッタリングを行う加熱処理としては、強光を照射する処理または熱処理を行えばよい。このゲッタリングにより、図1(E)中の矢印の方向 (即ち、基板側から第2の半導体膜表面に向かう方向) に金属元素が移動し、バリア層15で覆われた第1の半導体膜16に含まれる金属元素の除去、または金属元素の濃度の低減が行われる。金属元素がゲッタリングの際に移動する距離は、少なくとも第1の半導体膜の厚さ程度の距離であればよく、比較的短時間でゲッタリングを完遂することができる。ここでは、ニッケルが第1の半導体膜16に偏析しないよう全て第2の半導体膜19に移動させ、第1の半導体膜16に含まれるニッケルがほとんど存在しない、即ち膜中のニッケル濃度が $1 \times 10^{18} / \text{cm}^3$ 以下、望ましくは $1 \times 10^{17} / \text{cm}^3$ 以下になるように十分ゲッタリングする。

【0054】なお、このゲッタリングの加熱処理の条件、或いは第2の半導体膜の膜厚によっては、第2の半導体膜が一部結晶化される場合もある。第2の半導体膜が結晶化してしまうとダングリングボンドや格子歪みや不對結合手が減少してゲッタリング効果の低減を招くことから、好ましくは、第2の半導体膜が結晶化しない加熱処理の条件、或いは第2の半導体膜の膜厚とする。いずれにせよ、第2の半導体膜、即ち希ガス元素を含有する非晶質シリコン膜は、希ガス元素を含まない非晶質シリコン膜と比べて結晶化が生じにくい、ゲッタリングサイトとして最適である。さらに窒素も $1 \times 10^{20} / \text{cm}^3 \sim 1 \times 10^{21} / \text{cm}^3$ の濃度で含むため、一層、結晶化が

生じにくい、ゲッタリングサイトとして好ましい。

【0055】また、このゲッタリングの加熱処理の条件によっては、ゲッタリングと同時に第1の半導体膜の結晶化率を高め、結晶粒内に残される欠陥を補修する、即ち結晶性の改善を行うことができる。

【0056】本明細書において、ゲッタリングとは、被ゲッタリング領域 (ここでは第1の半導体膜) にある金属元素が熱エネルギーにより放出され、拡散によりゲッタリングサイトに移動することを指している。従って、ゲッタリングは処理温度に依存し、より高温であるほど短時間でゲッタリングが進むことになる。

【0057】強光を照射する処理を用いる場合は、加熱用のランプ光源を1~60秒、好ましくは30~60秒点灯させ、それを1~10回、好ましくは2~6回繰り返す。ランプ光源の発光強度は任意なものとするが、瞬間的には600~1000℃、好ましくは700~750℃程度に半導体膜が加熱されるようにする。

【0058】また、熱処理で行う場合は、窒素雰囲気中で450~800℃、1~24時間、例えば550℃にて14時間の熱処理を行えばよい。また、熱処理に加えて強光を照射してもよい。

【0059】次いで、バリア層15をエッチングストップパーとして、16で示した第2の半導体膜のみを選択的に除去した後、バリア層15を除去し、第1の半導体膜16を公知のバターニング技術を用いて所望の形状の半導体層17を形成する。(図1(F))第2の半導体膜のみを選択的にエッチングする方法としては、 ClF_3 によるプラズマを用いないドライエッチング、或いはヒドラジンや、テトラエチルアンモニウムハイドロオキサイド (化学式 $(\text{CH}_3)_4\text{NOH}$) を含む水溶液などアルカリ溶液によるウェットエッチングで行うことができる。また、第2の半導体膜を除去した後、バリア層の表面をTXRFでニッケル濃度を測定したところ、ニッケルが高濃度で検出されるため、バリア層は除去することが望ましく、フッ酸を含むエッチャントにより除去すれば良い。また、バリア層を除去した後、レジストからなるマスクを形成する前に、オゾン水で表面に薄い酸化膜を形成することが望ましい。

【0060】次いで、半導体層の表面をフッ酸を含むエッチャントで洗浄した後、ゲート絶縁膜18となる珪素を主成分とする絶縁膜を形成する。この表面洗浄とゲート絶縁膜の形成は、大気にふれさせずに連続的に行うことが望ましい。

【0061】次いで、ゲート絶縁膜18の表面を洗浄した後、ゲート電極19を形成する。次いで、半導体にn型を付与する不純物元素 (P、As等)、ここではリンを適宜添加して、ソース領域20及びドレイン領域21を形成する。添加した後、不純物元素を活性化するため加熱処理、強光の照射、またはレーザー光の照射を行う。また、活性化と同時にゲート絶縁膜へのプラズマダ

メージやゲート絶縁膜と半導体層との界面へのプラズマダメージを回復することができる。特に、室温～300℃の雰囲気中において、表面または裏面からYAGレーザーの第2高調波を照射して不純物元素を活性化させることは非常に有効である。YAGレーザーはメンテナンスが少ないため好ましい活性化手段である。

【0062】以降の工程は、層間絶縁膜23を形成し、水素化を行って、ソース領域、ドレイン領域に達するコンタクトホールを形成し、ソース電極24、ドレイン電極25を形成してTFT(nチャネル型TFT)を完成させる。(図1(G))

【0063】こうして得られたTFTのチャネル形成領域22に含まれる金属元素の濃度は $1 \times 10^{17} / \text{cm}^3$ 未満とすることができる。

【0064】また、本発明は図1(G)のTFT構造に限定されず、必要があればチャネル形成領域とドレイン領域(またはソース領域)との間にLDD領域を有する低濃度ドレイン(LDD:Lightly Doped Drain)構造としてもよい。この構造はチャネル形成領域と、高濃度に不純物元素を添加して形成するソース領域またはドレイン領域との間に低濃度に不純物元素を添加した領域を設けたものであり、この領域をLDD領域と呼んでいる。さらにゲート絶縁膜を介してLDD領域をゲート電極と重ねて配置させた、いわゆるGOLD(Gate-drain Overlapped LDD)構造としてもよい。

【0065】また、ここではnチャネル型TFTを用いて説明したが、n型不純物元素に代えてp型不純物元素を用いることによってpチャネル型TFTを形成することができることは言うまでもない。

【0066】また、ここではトップゲート型TFTを例として説明したが、TFT構造に関係なく本発明を適用することが可能であり、例えばボトムゲート型(逆スタガ型)TFTや順スタガ型TFTに適用することが可能である。

【0067】また、ここでは希ガス元素を含む半導体膜を用いた例を示したが、さらにリン元素をも含む半導体膜を用いてもよく、希ガス元素を含む半導体膜に代えてリン元素を含む半導体膜を用いてもよい。リン元素を含む半導体膜を形成する場合には成膜ガスにフォスフィンを加えればよい。例えば、モノシランとフォスフィン(PH_3)とアルゴン、或いは原料ガスとしてモノシランとフォスフィン(PH_3)と水素、或いは原料ガスとしてモノシランとフォスフィン(PH_3)と窒素を用いて成膜すればよい。

【0068】(実施の形態2)ここでは積層構造のゲッタリングサイトを形成する例を図2に示す。

【0069】図2中、30は基板、31は下地絶縁膜、32は結晶構造を有する第1の半導体膜、33はバリア層であり、これらの作製方法は、実施の形態1と同様にして作製する。

【0070】実施の形態1に従って、バリア層33を形成した後、プラズマCVD法で第2の半導体膜34と、希ガス元素を含む第3の半導体膜35を形成する。希ガス元素を含む第3の半導体膜35として、モノシランとアルゴン、或いはモノシランとアルゴンと水素を成膜ガスとして用いる場合、バリア層33上に接して成膜を行うと密着性が悪く、ピーリングが生じやすい。従って、ここでは、第3の半導体膜35とバリア層33との間に密着性を高めるバッファ層として第2の半導体膜34を形成する。この第2の半導体膜34としては、成膜ガスとしてモノシランとアルゴンと窒素を用い、第3の半導体膜と同程度の希ガス元素を含むシリコン膜を用いることが好ましい。膜中に希ガス元素を含ませることによって第2の半導体膜34はゲッタリングサイトの一部として機能する。また、この第2の半導体膜34はゲッタリングの際、結晶化しにくいいため、ゲッタリングサイトとして適している。また、後の除去工程におけるアルカリ系のエッチャント液(代表的にはテトラエチルアンモニウムハイドロオキシド(化学式 $(\text{CH}_3)_4\text{NOH}$)を含む水溶液:TMAHなど)に対するエッチングレートが遅いため、第3の半導体膜35よりも膜厚を薄くすることが好ましく、具体的には1~10nmとすることが望ましい。従って、第3の半導体膜35を除去する際、第2の半導体膜34は、エッチングストッパーとしても機能する。

【0071】また、希ガス元素を含む第3の半導体膜35として、モノシランとアルゴンと水素を成膜ガスとして用いる場合、成膜条件を適宜調節することで比較的高濃度のアルゴンを膜中に含ませることができ、膜厚を薄くしても十分なゲッタリングを行うことが可能である。また、後の除去工程におけるアルカリ系のエッチャント(TMAHなど)に対するエッチングレートが比較的速く、スループットが向上する。

【0072】また、バリア層33と、希ガス元素を含む第2の半導体膜34と、希ガス元素を含む第3の半導体膜35とを大気に触れさせることなく成膜することが可能であり、さらに同一チャンバーで連続的に成膜することも可能である。

【0073】次いで、加熱処理を行い、第1の半導体膜中における金属元素(ニッケル)の濃度を低減、あるいは除去するゲッタリングを行う。以降の工程は、実施の形態1に従って、TFTを作製すればよい。

【0074】(実施の形態3)実施の形態2では、第2の半導体膜と第3の半導体膜との膜中に含まれる希ガス元素を同程度とする例を示したが、ここでは、希ガス元素の濃度が一定でないゲッタリングサイトを形成する例を図3に示す。

【0075】図3(A)中、40は基板、41は下地絶縁膜、42は結晶構造を有する第1の半導体膜、43はバリア層であり、これらの作製方法は、実施の形態1と

同様にして作製する。

【0076】実施の形態1に従って、バリア層43を形成した後、ここでは、プラズマCVD法で低濃度に希ガス元素を含む第2の半導体膜44と、高濃度に希ガス元素を含む第3の半導体膜45を形成する。

【0077】例えば、成膜ガスとしてモノシランとアルゴンを用い、約 $5 \times 10^{17} / \text{cm}^3$ の濃度でアルゴンを含む第2の半導体膜44を形成し、成膜ガスとしてモノシランとアルゴンと水素を用い、約 $1.2 \times 10^{20} / \text{cm}^3$ の濃度でアルゴンを含む第3の半導体膜45を形成すればよい。

【0078】また、実施の形態2と同じ積層とし、第3の半導体膜の成膜条件を変えることによって、第2の半導体膜に含まれる希ガス元素の濃度よりも第3の半導体膜に含まれる濃度を高くしてもよい。

【0079】このように、ゲッタリングサイトとして、希ガス元素濃度の低い半導体膜の上に希ガス元素濃度の高い半導体膜を形成した場合、後のゲッタリング工程において、第1の半導体膜に含まれる金属元素は、希ガス元素濃度の高い方に移動しやすいため、金属元素をゲッタリングサイトの膜厚方向に順次移動させることができる。

【0080】また、バリア層43と、希ガス元素を含む第2の半導体膜44と、希ガス元素を含む第3の半導体膜45とを大気に触れさせることなく成膜することが可能であり、さらに同一チャンバーで連続的に成膜することも可能である。

【0081】また、ゲッタリングサイトとして、表面に高濃度の希ガス元素を含む半導体膜を形成してもよい。図3(B)にその一例を示す。

【0082】図3(B)中、50は基板、51は下地絶縁膜、52は結晶構造を有する第1の半導体膜、53はバリア層であり、これらの作製方法は、実施の形態1と同様にして作製する。

【0083】次いで、膜中に希ガス元素の濃度勾配を有する第2の半導体膜54をバリア層53上に形成する。第2の半導体膜54の濃度勾配は、膜の表面側、即ち、第1の半導体膜から距離が最も離れている領域側が高濃度となるようにする。

【0084】第2の半導体膜54に希ガス元素の濃度勾配を持たせるため、プラズマCVD法による成膜条件を変化させながら成膜を行う。

【0085】具体的には、第2の半導体膜54の成膜の際、段階的、或いは連続的にRFパワー(20W~300W; 電極面積 600 cm^2)を大きくしていき、希ガス元素の濃度勾配を持たせる。または、第2の半導体膜54の成膜の際、段階的、或いは連続的に成膜圧力

(0.04~0.4 Torr)を低くしていき、希ガス元素の濃度勾配を持たせる。または、第2の半導体膜54の成膜の際、段階的、或いは連続的にシラン系ガスの

流量を少なくしていき、希ガス元素の濃度勾配を持たせる。こうして変化させたこれらの成膜条件により半導体膜中の希ガス元素を $1 \times 10^{17} / \text{cm}^3 \sim 1 \times 10^{22} / \text{cm}^3$ の範囲で濃度勾配を持たせることができる。

【0086】また、第2の半導体膜の成膜後、希ガス、代表的にはアルゴンを用いたプラズマ処理を行って表面付近にアルゴンを添加して表面付近に高濃度のアルゴンを含ませてゲッタリングサイトとなる半導体膜に濃度勾配をもたせてもよいし、イオンドーピング法やイオン注入法によって希ガス元素を添加してゲッタリングサイトとなる半導体膜に濃度勾配をもたせてもよい。

【0087】このように、ゲッタリングサイトとして、希ガス元素濃度の濃度勾配を有する半導体膜を形成した場合、後のゲッタリング工程において、第1の半導体膜に含まれる金属元素は、希ガス元素濃度の高い方に移動しやすいため、金属元素をゲッタリングサイトの膜厚方向に順次移動させることができる。

【0088】また、ここでは濃度勾配を有する半導体膜を単層で設けた例を示したが、2層以上に積層してもよく、さらに濃度勾配を有する半導体膜と該半導体膜よりも高濃度の希ガス元素を一定量含む半導体膜との積層を用いてもよい。また、実施の形態2と組み合わせてもよい。

【0089】こうして、図3(A)または図3(B)に示したゲッタリングサイトを形成した後、加熱処理を行い、第1の半導体膜中における金属元素(ニッケル)の濃度を低減、あるいは除去するゲッタリングを行う。以降の工程は、実施の形態1に従って、TFTを作製すればよい。

30 【0090】(実施の形態4)ここでは、上記実施の形態1乃至3に示したプラズマCVD法で得られるバリア層、第2の半導体膜、及び第3の半導体膜の特徴を詳細に示す。

【0091】(実験1)ここでは、プラズマCVD法を用い、原料ガスとしてモノシランとアルゴン元素と水素を用いて形成されたアモルファスシリコン膜について以下の実験1, 2で述べる。

【0092】原料ガスとしてモノシランとアルゴン元素と水素を用いて形成されたアモルファスシリコン膜をフーリエ変換赤外分光法(FT-IR法)で得られる分光スペクトルデータを図12に示した。図12では波数 $640 / \text{cm}$ の所でSi-Si結合のピークと、波数 $2020 / \text{cm}$ の所でピークが見られる。波数 $2000 / \text{cm}$ がSi-H結合のピーク、波数 $2100 / \text{cm}$ がSi-H₂結合のピークとされており、図12の波数 $2020 / \text{cm}$ のピークは主にSi-H結合であり僅かにSi-H₂結合を有しているため現れたピークであると言える。

50 【0093】次いで、原料ガスとしてモノシランとアルゴン元素と水素を用いて、半導体基板上に形成されたア

モルファスシリコン膜の膜中におけるアルゴン濃度の RF パワー密度依存性を調べることにした。

【0094】まず、半導体基板をチャンバー内に搬送し、加熱して 300℃ に維持し、チャンバー内の圧力を 66.65 Pa (0.5 Torr) となるように排気系で調節する。次いで、チャンバー内にガス導入系から SiH₄ ガスを流量 100 sccm 導入するとともに高周波電源より放電周波数 27.12 MHz、投入 RF 電力 20 W (RF パワー密度 0.033 W/cm² (電極面積 600 cm²)) の放電を行いながらプラズマ CVD 法で第 1 アモルファスシリコン膜を形成した。なお、この第 1 アモルファスシリコン膜はリファレンスである。

【0095】次いで、第 1 アモルファスシリコン膜上に膜厚 200 nm の第 2 アモルファスシリコン膜を積層形成した。第 2 アモルファスシリコン膜は、300℃ に維持した後、チャンバー内の圧力を 26.66 Pa (0.2 Torr) となるように排気系で調節し、チャンバー内にガス導入系から SiH₄ ガスを流量 100 sccm、アルゴンガスを流量 500 sccm、窒素ガスを 200 sccm でそれぞれ導入するとともに高周波電源より放電周波数 27.12 MHz、投入 RF 電力 20 W (RF パワー密度 0.033 W/cm²) の放電を行いながらプラズマ CVD 法で形成した。

【0096】次いで、投入 RF 電力のみの条件を変え、第 2 アモルファスシリコン膜上に第 3 アモルファスシリコン膜 (RF パワー密度 0.166 W/cm²)、第 4 アモルファスシリコン膜 (RF パワー密度 0.333 W/cm²)、第 5 アモルファスシリコン膜 (RF パワー密度 0.5 W/cm²) を順次積層した。

【0097】こうして半導体基板上に得られた積層膜に対して SIMS 分析を行い、膜中のアルゴン濃度を測定した結果を図 13 (A) に、フッ素濃度を測定した結果を図 13 (B) に、窒素濃度を測定した結果を図 14

(A) に、酸素濃度を測定した結果を図 14 (B) にそれぞれ示す。図 14 (A) から膜中の窒素濃度は、 $1 \times 10^{16} / \text{cm}^3 \sim 1 \times 10^{17} / \text{cm}^3$ 程度と読み取れる。また、図 14 (B) から膜中の酸素濃度は、 $4 \times 10^{17} / \text{cm}^3 \sim 3 \times 10^{18} / \text{cm}^3$ 程度と読み取れる。また、図示しないが、膜中の炭素濃度は、 $1 \times 10^{16} / \text{cm}^3 \sim 5 \times 10^{17} / \text{cm}^3$ であった。

【0098】図 13、図 14 から明かなように原料ガスに水素とアルゴンとモノシランガスを用いることで、アモルファスシリコン膜中のアルゴン濃度が、 $1 \times 10^{20} / \text{cm}^3 \sim 1 \times 10^{21} / \text{cm}^3$ まで増加した。従って、水素とアルゴンとモノシランガスを原料ガスとするプラズマ CVD 法によって、高濃度、具体的には $1 \times 10^{20} / \text{cm}^3 \sim 1 \times 10^{21} / \text{cm}^3$ の濃度でアルゴンを含むアモルファスシリコン膜を形成できる。一方、原料ガスとしてモノシランとアルゴンガスのみを用いた場合では、膜中のアルゴン濃度は、 $1 \times 10^{18} / \text{cm}^3$ 前後、即ち 5

$\times 10^{17} / \text{cm}^3 \sim 2 \times 10^{18} / \text{cm}^3$ 程度しか含ませることができなかった。

【0099】また、原料ガスに水素とアルゴンとモノシランガスを用いることで、アモルファスシリコン膜中のフッ素濃度が、 $2 \times 10^{16} / \text{cm}^3 \sim 8 \times 10^{16} / \text{cm}^3$ まで低減した。

【0100】また、RF パワー密度を増加させるにつれ、アモルファスシリコン膜中のアルゴン濃度が増加した。なお、RF パワー密度を増加させても膜中のフッ素濃度、窒素濃度、酸素濃度、及び炭素濃度はほとんど変化が見られなかった。

【0101】(実験 2) 次に、プラズマ CVD 法を用い、チャンバー内の圧力の条件を振り、アモルファスシリコン膜の膜中におけるアルゴン濃度において、チャンバー内の圧力の依存性を調べた。

【0102】まず、実験 1 と同じ条件でプラズマ CVD 法でリファレンスとなる第 1 アモルファスシリコン膜を半導体基板上に形成した。

【0103】次いで、第 1 アモルファスシリコン膜上に膜厚 200 nm の第 2 アモルファスシリコン膜を積層形成した。第 2 アモルファスシリコン膜は、300℃ に維持した後、チャンバー内の圧力を 5.332 Pa (0.04 Torr) となるように排気系で調節し、チャンバー内にガス導入系から SiH₄ ガスを流量 100 sccm、アルゴンガスを流量 100 sccm、水素ガスを 50 sccm でそれぞれ導入するとともに高周波電源より放電周波数 27.12 MHz、投入 RF 電力 20 W (RF パワー密度 0.033 W/cm²) の放電を行いながらプラズマ CVD 法で形成した。

【0104】次いで、チャンバー内の圧力とガス流量の条件を変え、第 2 アモルファスシリコン膜上に第 3 アモルファスシリコン膜 (圧力 = 4 Pa (0.03 Torr))、SiH₄ ガスを流量 100 sccm、アルゴンガスを流量 50 sccm、水素ガスを 40 sccm)、第 4 アモルファスシリコン膜 (圧力 2.666 Pa (0.02 Torr))、SiH₄ ガスを流量 100 sccm、アルゴンガスを流量 15 sccm、水素ガスを 12 sccm) を順次積層した。

【0105】こうして半導体基板上に得られた積層膜に対して SIMS 分析を行い、膜中のアルゴン濃度を測定した結果を図 15 (A) に、フッ素濃度を測定した結果を図 15 (B) に、窒素濃度を測定した結果を図 16

(A) に、酸素濃度を測定した結果を図 16 (B) にそれぞれ示す。また、炭素濃度は、 $1 \times 10^{16} / \text{cm}^3 \sim 5 \times 10^{17} / \text{cm}^3$ であった。

【0106】図 15、図 16 から明かなように圧力を減圧、即ち高真空中にさせるにつれ、アモルファスシリコン膜中のアルゴン濃度が減少した。なお、圧力を減圧させても膜中のフッ素濃度、窒素濃度、酸素濃度、及び炭素濃度はほとんど変化が見られなかった。

【0107】(実験3)ここでは、プラズマCVD法を用い、原料ガスとしてモノシランとアルゴン元素と窒素を用いて形成されたアモルファスシリコン膜について以下の実験3～5で述べる。

【0108】原料ガスとしてモノシランとアルゴン元素と窒素を用いて形成されたアモルファスシリコン膜をフーリエ変換赤外分光法(FT-IR法)で得られる分光スペクトルデータを図17に示した。図17では656/cmの所でSi-Si結合のピークと、852/cmの所でSi-N結合のピークと2030/cmの所でピークが見られる。波数2000/cmがSi-H結合のピーク、波数2100/cmがSi-H₂結合のピークとされており、図17の波数2030/cmのピークは主にSi-H結合であり僅かにSi-H₂結合を有しているため現れたピークであると言える。図12に示したモノシランとアルゴン元素と水素を用いて形成されたアモルファスシリコン膜にくらべ、モノシランとアルゴン元素と窒素を用いて形成されたアモルファスシリコン膜は、僅かにSi-H₂結合が多い膜であるといえる。また、この膜は、N-H結合のピークが見られない点と、屈折率が3.0～4.0である点も特徴である。

【0109】次いで、原料ガスとしてモノシランとアルゴン元素と窒素を用いて、半導体基板上に形成されたアモルファスシリコン膜の膜中におけるアルゴン濃度、窒素濃度を調べることにした。

【0110】まず、半導体基板をチャンバー内に搬送し、加熱して300℃に維持し、チャンバー内の圧力を66.65 Pa (0.5 Torr) となるように排気系で調節する。次いで、チャンバー内にガス導入系からSiH₄ガスを流量100 sccm導入するとともに高周波電源より放電周波数27.12 MHz、投入RF電力20 W (RFパワー密度0.033 W/cm² (電極面積600 cm²)) の放電を行いながらプラズマCVD法で第1アモルファスシリコン膜を形成した。なお、この第1アモルファスシリコン膜はリファレンスである。

【0111】次いで、第1アモルファスシリコン膜上に膜厚200 nmの第2アモルファスシリコン膜を積層形成した。第2アモルファスシリコン膜は、300℃に維持した後、チャンバー内の圧力を5.332 Pa (0.04 Torr) となるように排気系で調節し、チャンバー内にガス導入系からSiH₄ガスを流量100 sccm、アルゴンガスを流量100 sccm、窒素ガスを80 sccmでそれぞれ導入するとともに高周波電源より放電周波数27.12 MHz、投入RF電力20 W (RFパワー密度0.033 W/cm²) の放電を行いながらプラズマCVD法で形成した。

【0112】次いで、第2アモルファスシリコン膜上に膜厚200 nmの第3アモルファスシリコン膜を積層形成した。第3アモルファスシリコン膜は、300℃に維持した後、チャンバー内の圧力を4 Pa (0.03 Torr)

r) となるように排気系で調節し、チャンバー内にガス導入系からSiH₄ガスを流量100 sccm、アルゴンガスを流量50 sccm、窒素ガスを40 sccmでそれぞれ導入するとともに高周波電源より放電周波数27.12 MHz、投入RF電力20 W (RFパワー密度0.033 W/cm²) の放電を行いながらプラズマCVD法で形成した。

【0113】次いで、第3アモルファスシリコン膜上に膜厚200 nmの第4アモルファスシリコン膜を積層形成した。第4アモルファスシリコン膜は、300℃に維持した後、チャンバー内の圧力を2.666 Pa (0.02 Torr) となるように排気系で調節し、チャンバー内にガス導入系からSiH₄ガスを流量50 sccm、アルゴンガスを流量25 sccm、窒素ガスを20 sccmでそれぞれ導入するとともに高周波電源より放電周波数27.12 MHz、投入RF電力20 W (RFパワー密度0.033 W/cm²) の放電を行いながらプラズマCVD法で、半導体基板上に膜厚200 nmの第1アモルファスシリコン膜を形成した。

【0114】次いで、第3アモルファスシリコン膜上に膜厚200 nmの第5アモルファスシリコン膜を積層形成した。第5アモルファスシリコン膜は、第1アモルファスシリコン膜と同じ条件で形成した。

【0115】こうして半導体基板上に得られた積層膜に対してSIMS分析を行い、膜中のアルゴン濃度を測定した結果を図18(A)に、フッ素濃度を測定した結果を図18(B)に、窒素濃度を測定した結果を図19

(A)に、酸素濃度を測定した結果を図19(B)にそれぞれ示す。図18(B)から膜中のフッ素濃度は、 $8 \times 10^{17}/\text{cm}^3 \sim 2 \times 10^{18}/\text{cm}^3$ 程度と読み取れる。また、図19(B)から膜中の酸素濃度は、 $4 \times 10^{17}/\text{cm}^3 \sim 3 \times 10^{18}/\text{cm}^3$ 程度と読み取れる。また、図示しないが、膜中の炭素濃度は、 $1 \times 10^{16}/\text{cm}^3 \sim 5 \times 10^{17}/\text{cm}^3$ であった。

【0116】図18、図19から明かなように原料ガスに窒素とアルゴンとモノシランガスを用いることで、アモルファスシリコン膜中のアルゴン濃度が、 $1 \times 10^{20}/\text{cm}^3 \sim 1 \times 10^{21}/\text{cm}^3$ まで増加した。従って、窒素とアルゴンとモノシランガスを原料ガスとするプラズマCVD法によって、高濃度、具体的には $1 \times 10^{20}/\text{cm}^3 \sim 1 \times 10^{21}/\text{cm}^3$ の濃度でアルゴンを含むアモルファスシリコン膜を形成できる。一方、原料ガスとしてモノシランとアルゴンガスのみを用いた場合では、膜中のアルゴン濃度は、 $1 \times 10^{18}/\text{cm}^3$ 前後、即ち $5 \times 10^{17}/\text{cm}^3 \sim 2 \times 10^{18}/\text{cm}^3$ 程度しか含ませることができなかった。

【0117】また、原料ガスに窒素とアルゴンとモノシランガスを用いることで、アモルファスシリコン膜中の窒素濃度が、 $1 \times 10^{20}/\text{cm}^3 \sim 1 \times 10^{21}/\text{cm}^3$ まで増加した。窒素やアルゴンは比較的不活性なガスであ

り、安価なガスであるので工業上、使用しやすい。

【0118】(実験4)次に、プラズマCVD法を用い、RFパワー密度の条件を振り、アモルファスシリコン膜の膜中におけるアルゴン濃度及び窒素濃度において、RFパワー密度依存性を調べた。

【0119】まず、実験3と同じ条件でプラズマCVD法でリファレンスとなる第1アモルファスシリコン膜を半導体基板上に形成した。

【0120】次いで、第1アモルファスシリコン膜上に膜厚200nmの第2アモルファスシリコン膜を積層形成した。第2アモルファスシリコン膜は、300℃に維持した後、チャンバー内の圧力を26.66Pa(0.2Torr)となるように排気系で調節し、チャンバー内にガス導入系からSiH₄ガスを流量100sccm、アルゴンガスを流量500sccm、窒素ガスを200sccmでそれぞれ導入するとともに高周波電源より放電周波数27.12MHz、投入RF電力20W(RFパワー密度0.033W/cm²)の放電を行いながらプラズマCVD法で形成した。

【0121】次いで、投入RF電力のみの条件を変え、第2アモルファスシリコン膜上に第3アモルファスシリコン膜(RFパワー密度0.166W/cm²)、第4アモルファスシリコン膜(RFパワー密度0.333W/cm²)、第5アモルファスシリコン膜(RFパワー密度0.5W/cm²)を順次積層した。

【0122】こうして半導体基板上に得られた積層膜に対してSIMS分析を行い、膜中のアルゴン濃度を測定した結果を図20(A)に、フッ素濃度を測定した結果を図20(B)に、窒素濃度を測定した結果を図21

(A)に、酸素濃度を測定した結果を図21(B)にそれぞれ示す。また、炭素濃度は、 $1 \times 10^{16}/\text{cm}^3 \sim 5 \times 10^{17}/\text{cm}^3$ であった。

【0123】図20、図21から明かなようにRFパワー密度を増加させるにつれ、アモルファスシリコン膜中のアルゴン濃度が増加した。なお、RFパワー密度を増加させても膜中のフッ素濃度、窒素濃度、酸素濃度、及び炭素濃度はほとんど変化が見られなかった。

【0124】(実験5)次に、プラズマCVD法を用い、チャンバー内の圧力の条件を振り、アモルファスシリコン膜の膜中におけるアルゴン濃度及び窒素濃度において、チャンバー内の圧力の依存性を調べた。

【0125】まず、実験3と同じ条件でプラズマCVD法でリファレンスとなる第1アモルファスシリコン膜を半導体基板上に形成した。

【0126】次いで、第1アモルファスシリコン膜上に膜厚200nmの第2アモルファスシリコン膜を積層形成した。第2アモルファスシリコン膜は、300℃に維持した後、チャンバー内の圧力を6.666Pa(0.05Torr)となるように排気系で調節し、チャンバー内にガス導入系からSiH₄ガスを流量50sccm、アルゴンガスを流量25sccm、窒素ガスを20sccmでそれぞれ導入するとともに高周波電源より放電周波数27.12MHz、投入RF電力300W(RFパワー密度0.5W/cm²)の放電を行いながらプラズマCVD法で形成した。

【0127】次いで、チャンバー内の圧力のみの条件を変え、第2アモルファスシリコン膜上に第3アモルファスシリコン膜(圧力5.332Pa(0.04Torr))、第4アモルファスシリコン膜(4Pa(0.03Torr))、第5アモルファスシリコン膜(圧力2.666Pa(0.02Torr))を順次積層した。

【0128】こうして半導体基板上に得られた積層膜に対してSIMS分析を行い、膜中のアルゴン濃度を測定した結果を図22(A)に、フッ素濃度を測定した結果を図22(B)に、窒素濃度を測定した結果を図23(A)に、酸素濃度を測定した結果を図23(B)にそれぞれ示す。また、炭素濃度は、 $1 \times 10^{16}/\text{cm}^3 \sim 5 \times 10^{17}/\text{cm}^3$ であった。

【0129】図22、図23から明かなように圧力を減圧、即ち高真空中にさせるにつれ、アモルファスシリコン膜中のアルゴン濃度が増加した。なお、圧力を減圧させても膜中のフッ素濃度、窒素濃度、酸素濃度、及び炭素濃度はほとんど変化が見られなかった。

【0130】(実験5)ここでは、結晶構造を有する第1の半導体膜(ポリシリコン膜)と、その上に形成されるバリア層(プラズマCVD法によるSiON膜)と、該バリア層上に形成される希ガスを含む第2の半導体膜(実験1、2のアモルファスシリコン膜、実験3～5のアモルファスシリコン膜)のエッチングレート調べた。

【0131】用いたエッチャントは、バリア層を除去する際に用いるフッ酸系のエッチャント(ここでは希フッ酸)と、ゲッタリング後に希ガス元素を含む第2の半導体膜を除去する際に用いるアルカリ系のエッチャント(ここではTMAH)についてそれぞれ測定した結果を表1に示す。

【0132】

【表1】

薄膜の種類(成膜ガス)	エッチャントの種類	
	希フッ酸(HF)	TMAH(アルカリ系)
a-Si膜(SiH ₄ /Ar/H ₂)	エッチングされず	50nm/1min
a-Si膜(SiH ₄ /Ar/N ₂)	エッチングされず	50nm/10~20min
SiON膜(SiH ₄ /N ₂ O)	5nm/1~2min	50nm/100min
p-Si膜	エッチングされず	50nm/20~30sec

【0133】表1に示すように、原料ガスとしてモノシランとアルゴン元素と水素を用いて形成されたアモルファスシリコン膜と、その上に形成されるバリア層(プラズマCVD法によるSiON膜)と、該バリア層上に形成される希ガスを含む第2の半導体膜(実験1、2のアモルファスシリコン膜、実験3～5のアモルファスシリコン膜)のエッチングレートを調べた。

アスシリコン膜は、原料ガスとしてモノシランとアルゴン元素と窒素を用いて形成されたアモルファスシリコン膜よりもTMAHに対するエッチングレートが約十倍速く、バリア層との選択比が十分とれる。加えて、実験1〜5で示したように原料ガスとしてモノシランとアルゴン元素と水素を用いて形成されたアモルファスシリコン膜は、原料ガスとしてモノシランとアルゴン元素と窒素を用いて形成されたアモルファスシリコン膜よりも多くのアルゴン元素を膜中に含ませることができ、ゲッターリングサイトとしては最適である。

【0134】しかし、モノシランとアルゴン元素と水素を用いて形成されたアモルファスシリコン膜は、バリア層との密着性が比較的低いためピーリングが生じやすく、バッファ層をバリア層上に設けた後で成膜することが望ましい。モノシランとアルゴン元素と窒素を用いて形成されたアモルファスシリコン膜はバリア層との密着性が比較的高くピーリングが生じにくい、バッファ層として用いることが望ましい。また、原料ガスとしてモノシランとアルゴン元素と窒素を用いて形成されたアモルファスシリコン膜は、原料ガスとしてモノシランとアルゴン元素と水素を用いて形成されたアモルファスシリコン膜に比べて、高温の熱処理を加えた場合に結晶化が起きにくい、ゲッターリングサイトとしても適している。ゲッターリングの熱処理温度が高ければ高いほど熱処理時間を短縮することができるが、ゲッターリングサイトが結晶化してしまうとゲッターリング量が飽和してしまう。

【0135】また、原料ガスとしてモノシラン(SiH_4)と亜酸化窒素(N_2O)を用いたプラズマCVD法にて形成された SiON 膜は、エッチングストッパーとして適しており、ゲッターリング工程におけるバリア層(エッチングストッパー)としてだけでなく、他のTFTプロセスの各種エッチングストッパーやマスクとして用いることができる。

【0136】また、原料ガスとしてモノシラン(SiH_4)と亜酸化窒素(N_2O)を用いたプラズマCVD法にて形成された SiON 膜をフーリエ変換赤外分光法(FT-IR法)測定し、得られる分光スペクトルデータを図24に示した。図24では $1050/\text{cm}$ の所で Si-O 結合のピークと、 $800\sim 860/\text{cm}$ の所で Si-H 結合のピークが見られる。波数 $1200/\text{cm}$ が N-H 結合のピークとされており、この SiON 膜は、 Si-O 結合を主とする膜であると言える。

【0137】以上の構成でなる本発明について、以下に示す実施例でもってさらに詳細な説明を行うこととする。

【0138】(実施例)

【実施例1】本発明の実施例を図4〜図6を用いて説明する。ここでは、同一基板上に画素部と、画素部の周辺に設ける駆動回路のTFT(nチャネル型TFT及びp

チャネル型TFT)を同時に作製する方法について詳細に説明する。

【0139】まず、基板100上に下地絶縁膜101を形成し、結晶構造を有する第1の半導体膜を得た後、所望の形状にエッチング処理して島状に分離された半導体層102〜106を形成する。

【0140】基板100としては、ガラス基板(#1737)を用い、下地絶縁膜101としては、プラズマCVD法で成膜温度 400°C 、原料ガス SiH_4 、 NH_3 、 N_2O から作製される酸化窒化シリコン膜101a(組成比 $\text{Si}=32\%$ 、 $\text{O}=27\%$ 、 $\text{N}=24\%$ 、 $\text{H}=17\%$)を 50nm (好ましくは $10\sim 200\text{nm}$)形成する。次いで、表面をオゾン水で洗浄した後、表面の酸化膜を希フッ酸(1/100希釈)で除去する。次いでプラズマCVD法で成膜温度 400°C 、原料ガス SiH_4 、 N_2O から作製される酸化窒化シリコン膜101b(組成比 $\text{Si}=32\%$ 、 $\text{O}=59\%$ 、 $\text{N}=7\%$ 、 $\text{H}=2\%$)を 100nm (好ましくは $50\sim 200\text{nm}$)の厚さに積層形成し、さらに大気解放せずにプラズマCVD法で成膜温度 300°C 、成膜ガス SiH_4 で非晶質構造を有する半導体膜(ここではアモルファスシリコン膜)を 54nm の厚さ(好ましくは $25\sim 80\text{nm}$)で形成する。

【0141】本実施例では下地膜101を2層構造として示したが、前記絶縁膜の単層膜または2層以上積層させた構造として形成しても良い。また、半導体膜の材料に限定はないが、好ましくはシリコンまたはシリコンゲルマニウム($\text{Si}_x\text{Ge}_{1-x}$ ($x=0.0001\sim 0.02$))合金などを用い、公知の手段(スパッタ法、LP CVD法、またはプラズマCVD法等)により形成すればよい。また、プラズマCVD装置は、枚葉式の装置でもよいし、バッチ式の装置でもよい。また、同一の成膜室で大気に触れることなく下地絶縁膜と半導体膜とを連続成膜してもよい。

【0142】次いで、非晶質構造を有する半導体膜の表面を洗浄した後、オゾン水で表面に約 2nm の極薄い酸化膜を形成する。次いで、TFTのしきい値を制御するために微量な不純物元素(ボロンまたはリン)のドーピングを行う。ここでは、ジボラン(B_2H_6)を質量分離しないでプラズマ励起したイオンドーピング法を用い、ドーピング条件を加速電圧 15kV 、ジボランを水素で1%に希釈したガス流量 30sccm 、ドーズ量 $2\times 10^{12}/\text{cm}^2$ で非晶質シリコン膜にボロンを添加した。

【0143】次いで、重量換算で10ppmのニッケルを含む酢酸ニッケル塩溶液をスピナーで塗布する。塗布に代えてスパッタ法でニッケル元素を全面に散布する方法を用いてもよい。

【0144】次いで、加熱処理を行い結晶化させて結晶構造を有する半導体膜を形成する。この加熱処理は、電気炉の熱処理または強光の照射を用いればよい。電気炉の熱処理で行う場合は、 $500^\circ\text{C}\sim 650^\circ\text{C}$ で4〜24

時間で行えばよい。ここでは脱水素化のための熱処理(500℃、1時間)の後、結晶化のための熱処理(550℃、4時間)を行って結晶構造を有するシリコン膜を得る。なお、ここでは炉を用いた熱処理を用いて結晶化を行ったが、短時間での結晶化が可能なランプアニール装置で結晶化を行ってもよい。なお、ここではシリコンの結晶化を助長する金属元素としてニッケルを用いた結晶化技術を用いたが、他の公知の結晶化技術、例えば固相成長法やレーザー結晶化法を用いてもよい。

【0145】次いで、結晶構造を有するシリコン膜表面の酸化膜を希フッ酸等で除去した後、結晶化率を高め、結晶粒内に残される欠陥を補修するためのレーザー光(XeCl:波長308nm)の照射を大気中、または酸素雰囲気中で行う。レーザー光には波長400nm以下のエキシマレーザー光や、YVO₄レーザーの第2高調波、第3高調波を用いる。いずれにしても、繰り返し周波数10~1000Hz程度のパルスレーザー光を用い、当該レーザー光を光学系にて100~500mJ/cm²に集光し、90~95%のオーバーラップ率をもって照射し、シリコン膜表面を走査せればよい。ここでは、繰り返し周波数30Hz、エネルギー密度393mJ/cm²でレーザー光の照射を大気中で行なう。なお、大気中、または酸素雰囲気中で行うため、レーザー光の照射により表面に酸化膜が形成される。

【0146】また、レーザー光の照射により形成された酸化膜を希フッ酸で除去した後、第2のレーザー光の照射を酸素雰囲気、或いは真空中で行い、半導体膜表面を平坦化してもよい。その場合、このレーザー光(第2のレーザー光)には波長400nm以下のエキシマレーザー光や、YAGレーザーの第2高調波、第3高調波を用いる。第2のレーザー光のエネルギー密度は、第1のレーザー光のエネルギー密度より大きくし、好ましくは30~60mJ/cm²大きくする。

【0147】次いで、上記実施の形態1に示したプラズマCVD法により1~5nmの窒素を含む酸化膜からなるバリア層を形成する。本実施例では、原料ガスとしてモノシラン(SiH₄)と亜酸化窒素(N₂O)を用いたプラズマCVD法にてバリア層を膜厚2nmで形成する。こうして得られたバリア層は、第1の半導体膜との密着性が高く、上記膜厚範囲であれば、金属元素を通過させてゲッタリングサイトに移動させることができる。加えて、バリア層は、後に形成される第2の半導体膜との選択比と、第1の半導体膜との選択比とが高く、非常にエッチングストッパーとして有効である。また、バリア層の成膜前にアルゴンプラズマ処理を行って密着性の向上を図ってもよい。

【0148】次いで、バリア層上に上記実施の形態1に示したプラズマCVD法にてゲッタリングサイトの下層となるアルゴン元素を含む第1の非晶質シリコン膜を膜厚5nmで形成する。本実施例のプラズマCVD法によ

る成膜条件は、基板温度を300℃とし、チャンパー内の圧力を26.66Pa(0.2Torr)とし、チャンパー内にガス導入系からSiH₄ガスを流量100sccm、アルゴンガスを流量500sccm、窒素ガスを200sccmでそれぞれ導入するとともに高周波電源より放電周波数27.12MHz、投入RF電力300W(RFパワー密度0.5W/cm²)の放電を行う。なお、上記条件での第1の非晶質シリコン膜に含まれるアルゴン元素の原子濃度は、 $1 \times 10^{20}/\text{cm}^3 \sim 1 \times 10^{21}/\text{cm}^3$ 、窒素の原子濃度は $1 \times 10^{20}/\text{cm}^3 \sim 1 \times 10^{21}/\text{cm}^3$ である。また、アルゴン元素を含む第1の非晶質シリコン膜の成膜前にアルゴンプラズマ処理を行って密着性の向上を図ってもよい。

【0149】次いで、第1の非晶質シリコン膜上に、上記実施の形態1に示したプラズマCVD法にてゲッタリングサイトの上層となるアルゴン元素を含む第2の非晶質シリコン膜を膜厚50nmで形成する。本実施例のプラズマCVD法による成膜条件は、基板温度を300℃とし、チャンパー内の圧力を26.66Pa(0.2Torr)とし、チャンパー内にガス導入系からSiH₄ガスを流量100sccm、アルゴンガスを流量500sccm、水素ガスを200sccmでそれぞれ導入するとともに高周波電源より放電周波数27.12MHz、投入RF電力300W(RFパワー密度0.5W/cm²)の放電を行う。なお、上記条件での第2の非晶質シリコン膜に含まれるアルゴン元素の原子濃度は、 $1 \times 10^{20}/\text{cm}^3 \sim 1 \times 10^{21}/\text{cm}^3$ である。

【0150】本実施例ではゲッタリングサイトを積層構造としたが、バリア層とゲッタリングサイトとが互いに密着性が高いため、ピーリングが発生せず、後に行われるゲッタリングによる熱処理によっても結晶化されにくいため、効率よくゲッタリングが行われる。

【0151】その後、ランプアニール装置を用いて650℃、3分の熱処理を行いゲッタリングする。

【0152】次いで、バリア層をエッチングストッパーとして、ゲッタリングサイトであるアルゴン元素を含む非晶質シリコン膜をアルカリ系のエッチャント(TMAHなど)で選択的に除去した後、バリア層を希フッ酸などで選択的に除去する。なお、ゲッタリングの際、ニッケルは酸素濃度の高い領域に移動しやすい傾向があるため、窒素を含む酸化膜からなるバリア層もゲッタリング後に除去することが望ましい。

【0153】次いで、得られた結晶構造を有するシリコン膜(ポリシリコン膜とも呼ばれる)の表面にオゾン水で薄い酸化膜を形成した後、レジストからなるマスクを形成し、所望の形状にエッチング処理して島状に分離された半導体層102~106を形成する。半導体層を形成した後、レジストからなるマスクを除去する。

【0154】次いで、フッ酸を含むエッチャントで酸化膜を除去すると同時にシリコン膜の表面を洗浄した後、

ゲート絶縁膜107となる珪素を主成分とする絶縁膜を形成する。本実施例では、プラズマCVD法により115nmの厚さで酸化窒化シリコン膜（組成比Si=32%、O=59%、N=7%、H=2%）で形成する。

【0155】次いで、図4（A）に示すように、ゲート絶縁膜107上に膜厚20～100nmの第1の導電膜108aと、膜厚100～400nmの第2の導電膜108bとを積層形成する。本実施例では、ゲート絶縁膜107上に膜厚50nmの窒化タンタル膜、膜厚370nmのタングステン膜を順次積層する。

【0156】第1の導電膜及び第2の導電膜を形成する導電性材料としてはTa、W、Ti、Mo、Al、Cuから選ばれた元素、または前記元素を主成分とする合金材料もしくは化合物材料で形成する。また、第1の導電膜及び第2の導電膜としてリン等の不純物元素をドーピングした多結晶シリコン膜に代表される半導体膜や、AgPdCu合金を用いてもよい。また、2層構造に限定されず、例えば、膜厚50nmのタングステン膜、膜厚500nmのアルミニウムとシリコンの合金（Al-Si）膜、膜厚30nmの窒化チタン膜を順次積層した3層構造としてもよい。また、3層構造とする場合、第1の導電膜のタングステンに代えて窒化タングステンを

用いてもよいし、第2の導電膜のアルミニウムとシリコンの合金（Al-Si）膜に代えてアルミニウムとチタンの合金膜（Al-Ti）を用いてもよいし、第3の導電膜の窒化チタン膜に代えてチタン膜を用いてもよい。また、単層構造であってもよい。

【0157】次に、図4（B）に示すように光露光工程によりレジストからなるマスク110～115を形成し、ゲート電極及び配線を形成するための第1のエッチング処理を行う。第1のエッチング処理では第1及び第2のエッチング条件で行う。エッチングにはICP（Inductively Coupled Plasma：誘導結合型プラズマ）エッチング法を用いると良い。ICPエッチング法を用い、エッチング条件（コイル型の電極に印加される電力量、基板側の電極に印加される電力量、基板側の電極温度等）を適宜調節することによって所望のテーパ形状に膜をエッチングすることができる。なお、エッチング用ガスとしては、Cl₂、BCl₃、SiCl₄、CCl₄などを代表とする塩素系ガスまたはCF₄、SF₆、NF₃などを代表とするフッ素系ガス、またはO₂を適宜用いることができる。

【0158】本実施例では、基板側（試料ステージ）にも150WのRF（13.56MHz）電力を投入し、実質的に負の自己バイアス電圧を印加する。なお、基板側の電極面積サイズは、12.5cm×12.5cmであり、コイル型の電極面積サイズ（ここではコイルの設けられた石英円板）は、直径25cmの円板である。この第1のエッチング条件によりW膜をエッチングして第1の導電層の端部をテーパ形状とする。第1のエッチング条件

でのWに対するエッチング速度は200.39nm/min、Ta₂Nに対するエッチング速度は80.32nm/minであり、Ta₂Nに対するWの選択比は約2.5である。また、この第1のエッチング条件によって、Wのテーパ角は、約26°となる。この後、レジストからなるマスク110～115を除去せずに第2のエッチング条件に変え、エッチング用ガスにCF₄とCl₂とを用い、それぞれのガス流量比を30/30（sccm）とし、1Paの圧力でコイル型の電極に500WのRF（13.56MHz）電力を投入してプラズマを生成して約30秒程度のエッチングを行った。基板側（試料ステージ）にも20WのRF（13.56MHz）電力を投入し、実質的に負の自己バイアス電圧を印加する。CF₄とCl₂を混合した第2のエッチング条件ではW膜及びTa₂N膜とも同程度にエッチングされる。第2のエッチング条件でのWに対するエッチング速度は58.97nm/min、Ta₂Nに対するエッチング速度は66.43nm/minである。なお、ゲート絶縁膜上に残渣を残すことなくエッチングするためには、10～20%程度の割合でエッチング時間を増加させると良い。

【0159】上記第1のエッチング処理では、レジストからなるマスクの形状を適したものとすることにより、基板側に印加するバイアス電圧の効果により第1の導電層及び第2の導電層の端部がテーパ形状となる。このテーパ部の角度は15～45°とすればよい。

【0160】こうして、第1のエッチング処理により第1の導電層と第2の導電層から成る第1の形状の導電層117～121（第1の導電層117a～121aと第2の導電層117b～121b）を形成する。ゲート絶縁膜となる絶縁膜107は、10～20nm程度エッチングされ、第1の形状の導電層117～121で覆われない領域が薄くなったゲート絶縁膜116となる。

【0161】次いで、レジストからなるマスクを除去せずに第2のエッチング処理を行う。ここでは、エッチング用ガスにSF₆とCl₂とO₂とを用い、それぞれのガス流量比を24/12/24（sccm）とし、1.3Paの圧力でコイル型の電極に700WのRF（13.56MHz）電力を投入してプラズマを生成してエッチングを25秒行った。基板側（試料ステージ）にも10WのRF（13.56MHz）電力を投入し、実質的に負の自己バイアス電圧を印加する。第2のエッチング処理でのWに対するエッチング速度は227.3nm/min、Ta₂Nに対するエッチング速度は32.1nm/minであり、Ta₂Nに対するWの選択比は7.1であり、絶縁膜116であるSiONに対するエッチング速度は33.7nm/minであり、SiONに対するWの選択比は6.83である。このようにエッチングガス用ガスにSF₆を用いた場合、絶縁膜116との選択比が高いので膜減りを抑えることができる。本実施例では絶縁膜116において約8nmしか膜減りが起きない。

【0162】この第2のエッチング処理によりWのテーパ角は70°となった。この第2のエッチング処理により第2の導電層124b~129bを形成する。一方、第1の導電層は、ほとんどエッチングされず、第1の導電層124a~129aとなる。なお、第1の導電層124a~129aは、第1の導電層117a~122aとほぼ同一サイズである。実際には、第1の導電層の幅は、第2のエッチング処理前に比べて約0.3μm程度、即ち線幅全体で0.6μm程度後退する場合もあるがほとんどサイズに変化がない。

【0163】また、2層構造に代えて、膜厚50nmのタングステン膜、膜厚500nmのアルミニウムとシリコンの合金(A1-Si)膜、膜厚30nmの窒化チタン膜を順次積層した3層構造とした場合、第1のエッチング処理の第1のエッチング条件としては、BCl₃とCl₂とO₂とを原料ガスに用い、それぞれのガス流量比を65/10/5(sccm)とし、基板側(試料ステージ)に300WのRF(13.56MHz)電力を投入し、1.2Paの圧力でコイル型の電極に450WのRF(13.56MHz)電力を投入してプラズマを生成して117秒のエッチングを行えばよく、第1のエッチング処理の第2のエッチング条件としては、CF₄とCl₂とO₂とを用い、それぞれのガス流量比を25/25/10(sccm)とし、基板側(試料ステージ)にも20WのRF(13.56MHz)電力を投入し、1Paの圧力でコイル型の電極に500WのRF(13.56MHz)電力を投入してプラズマを生成して約30秒程度のエッチングを行えばよく、第2のエッチング処理としてはBCl₃とCl₂を用い、それぞれのガス流量比を20/60(sccm)とし、基板側(試料ステージ)には100WのRF(13.56MHz)電力を投入し、1.2Paの圧力でコイル型の電極に600WのRF(13.56MHz)電力を投入してプラズマを生成してエッチングを行えばよい。

【0164】次いで、レジストからなるマスクを除去した後、第1のドーピング処理を行って図4(D)の状態を得る。ドーピング処理はイオンドープ法、もしくはイオン注入法で行えば良い。イオンドープ法の条件はドーズ量を 1.5×10^{14} atoms/cm²とし、加速電圧を60~100keVとして行う。n型を付与する不純物元素として、典型的にはリン(P)または砒素(As)を用いる。この場合、第1の導電層及び第2の導電層124~128がn型を付与する不純物元素に対するマスクとなり、自己整合的に第1の不純物領域130~134が形成される。第1の不純物領域130~134には $1 \times 10^{16} \sim 1 \times 10^{17}$ /cm³の濃度範囲でn型を付与する不純物元素を添加する。ここでは、第1の不純物領域と同じ濃度範囲の領域をn⁻領域とも呼ぶ。

【0165】なお、本実施例ではレジストからなるマスクを除去した後、第1のドーピング処理を行ったが、レ

ジストからなるマスクを除去せずに第1のドーピング処理を行ってもよい。

【0166】次いで、図5(A)に示すようにレジストからなるマスク135~137を形成し第2のドーピング処理を行う。マスク135は駆動回路のpチャネル型TFTを形成する半導体層のチャネル形成領域及びその周辺の領域を保護するマスクであり、マスク136は駆動回路のnチャネル型TFTの一つを形成する半導体層のチャネル形成領域及びその周辺の領域を保護するマスクであり、マスク137は画素部のTFTを形成する半導体層のチャネル形成領域及びその周辺の領域と保持容量となる領域とを保護するマスクである。

【0167】第2のドーピング処理におけるイオンドープ法の条件はドーズ量を 1.5×10^{15} atoms/cm²とし、加速電圧を60~100keVとしてリン(P)をドーピングする。ここでは、第2の導電層124b~126bをマスクとして各半導体層に不純物領域が自己整合的に形成される。勿論、マスク135~137で覆われた領域には添加されない。こうして、第2の不純物領域138~140と、第3の不純物領域142が形成される。第2の不純物領域138~140には $1 \times 10^{20} \sim 1 \times 10^{21}$ /cm³の濃度範囲でn型を付与する不純物元素を添加されている。ここでは、第2の不純物領域と同じ濃度範囲の領域をn⁺領域とも呼ぶ。

【0168】また、第3の不純物領域は第1の導電層により第2の不純物領域よりも低濃度に形成され、 $1 \times 10^{18} \sim 1 \times 10^{19}$ /cm³の濃度範囲でn型を付与する不純物元素を添加されることになる。なお、第3の不純物領域は、テーパ形状である第1の導電層の部分を通してドーピングを行うため、テーパ部の端部に向かって不純物濃度が増加する濃度勾配を有している。ここでは、第3の不純物領域と同じ濃度範囲の領域をn⁻領域とも呼ぶ。また、マスク136、137で覆われた領域は、第2のドーピング処理で不純物元素が添加されず、第1の不純物領域144、145となる。

【0169】次いで、レジストからなるマスク135~137を除去した後、新たにレジストからなるマスク146~148を形成して図5(B)に示すように第3のドーピング処理を行う。

【0170】駆動回路において、上記第3のドーピング処理により、pチャネル型TFTを形成する半導体層および保持容量を形成する半導体層にp型の導電型を付与する不純物元素が添加された第4の不純物領域149、150及び第5の不純物領域151、152を形成する。

【0171】また、第4の不純物領域149、150には $1 \times 10^{20} \sim 1 \times 10^{21}$ /cm³の濃度範囲でp型を付与する不純物元素が添加されるようにする。尚、第4の不純物領域149、150には先の工程でリン(P)が添加された領域(n⁻領域)であるが、p型を付与する不

純物元素の濃度がその1.5～3倍添加されていて導電型はp型となっている。ここでは、第4の不純物領域と同じ濃度範囲の領域を p^+ 領域とも呼ぶ。

【0172】また、第5の不純物領域151、152は第2の導電層125aのテーパ部と重なる領域に形成されるものであり、 $1 \times 10^{18} \sim 1 \times 10^{20}/\text{cm}^3$ の濃度範囲でp型を付与する不純物元素が添加されるようにする。ここでは、第5の不純物領域と同じ濃度範囲の領域を p^- 領域とも呼ぶ。

【0173】以上までの工程でそれぞれの半導体層にn型またはp型の導電型を有する不純物領域が形成される。導電層124～127はTFTのゲート電極となる。また、導電層128は画素部において保持容量を形成する一方の電極となる。さらに、導電層129は画素部においてソース配線を形成する。

【0174】次いで、ほぼ全面を覆う絶縁膜（図示しない）を形成する。本実施例では、プラズマCVD法により膜厚50nmの酸化シリコン膜を形成した。勿論、この絶縁膜は酸化シリコン膜に限定されるものでなく、他のシリコンを含む絶縁膜を単層または積層構造として用いても良い。

【0175】次いで、それぞれの半導体層に添加された不純物元素を活性化処理する工程を行う。この活性化工程は、ランプ光源を用いたラピッドサーマルアニール法（RTA法）、或いはYAGレーザーまたはエキシマレーザーを裏面から照射する方法、或いは炉を用いた熱処理、或いはこれらの方法のうち、いずれかと組み合わせた方法によって行う。

【0176】また、本実施例では、上記活性化の前に絶縁膜を形成した例を示したが、上記活性化を行った後、絶縁膜を形成する工程としてもよい。

【0177】次いで、窒化シリコン膜からなる第1の層間絶縁膜153を形成して熱処理（300～550℃で1～12時間の熱処理）を行い、半導体層を水素化する工程を行う。（図5（C））この工程は第1の層間絶縁膜153に含まれる水素により半導体層のダングリングボンドを終端する工程である。酸化シリコン膜からなる絶縁膜（図示しない）の存在に関係なく半導体層を水素化することができる。ただし、本実施例では、第2の導電層としてアルミニウムを主成分とする材料を用いているので、水素化する工程において第2の導電層が耐え得る熱処理条件とすることが重要である。水素化の他の手段として、プラズマ水素化（プラズマにより励起された水素を用いる）を行っても良い。

【0178】次いで、第1の層間絶縁膜153上に有機絶縁物材料から成る第2の層間絶縁膜154を形成する。本実施例では膜厚1.6μmのアクリル樹脂膜を形成する。次いで、ソース配線129に達するコンタクトホールと、導電層127、128に達するコンタクトホールと、各不純物領域に達するコンタクトホールを形成

する。本実施例では複数のエッチング処理を順次行う。本実施例では第1の層間絶縁膜をエッチングストッパーとして第2の層間絶縁膜をエッチングした後、絶縁膜（図示しない）をエッチングストッパーとして第1の層間絶縁膜をエッチングしてから絶縁膜（図示しない）をエッチングした。

【0179】その後、Al、Ti、Mo、Wなどを用いて配線及び画素電極を形成する。これらの電極及び画素電極の材料は、AlまたはAgを主成分とする膜、またはそれらの積層膜等の反射性の優れた材料を用いることが望ましい。こうして、ソース電極またはドレイン電極155～160、ゲート配線162、接続配線161、画素電極163が形成される。

【0180】以上の様にして、nチャネル型TFT201、pチャネル型TFT202、nチャネル型TFT203を有する駆動回路206と、nチャネル型TFTからなる画素TFT204、保持容量205とを有する画素部207を同一基板上に形成することができる。（図6）本明細書中ではこのような基板を便宜上アクティブマトリクス基板と呼ぶ。本明細書中ではこのような基板を便宜上アクティブマトリクス基板と呼ぶ。

【0181】画素部207において、画素TFT204（nチャネル型TFT）にはチャネル形成領域167、ゲート電極を形成する導電層127の外側に形成される第1の不純物領域（ n^- 領域）145とソース領域として機能する第2の不純物領域（ n^+ 領域）140を有している。また、保持容量205の一方の電極として機能する半導体層には第4の不純物領域150、第5の不純物領域152が形成されている。保持容量205は、絶縁膜（ゲート絶縁膜と同一膜）116を誘電体として、第2の電極128と、半導体層150、152、168とで形成されている。

【0182】また、駆動回路206において、nチャネル型TFT201（第1のnチャネル型TFT）はチャネル形成領域164、ゲート電極を形成する導電層124の一部と絶縁膜を介して重なる第3の不純物領域（ n^- 領域）142とソース領域またはドレイン領域として機能する第2の不純物領域（ n^+ 領域）138を有している。

【0183】また、駆動回路206において、pチャネル型TFT202にはチャネル形成領域165、ゲート電極を形成する導電層125の一部と絶縁膜を介して重なる第5の不純物領域（ p^- 領域）151とソース領域またはドレイン領域として機能する第4の不純物領域（ p^+ 領域）149を有している。

【0184】また、駆動回路206において、nチャネル型TFT203（第2のnチャネル型TFT）にはチャネル形成領域166、ゲート電極を形成する導電層126の外側に第1の不純物領域（ n^- 領域）144とソース領域またはドレイン領域として機能する第2の不純

物領域 (n^+ 領域) 139 を有している。

【0185】これらの TFT 201~203 を適宜組み合わせ、シフトレジスタ回路、バッファ回路、レベルシフト回路、ラッチ回路などを形成し、駆動回路 206 を形成すればよい。例えば、CMOS 回路を形成する場合には、 n チャネル型 TFT 201 と p チャネル型 TFT 202 を相補的に接続して形成すればよい。

【0186】特に、駆動電圧が高いバッファ回路には、ホットキャリア効果による劣化を防ぐ目的から、 n チャネル型 TFT 203 の構造が適している。

【0187】また、信頼性が最優先とされる回路には、GOLD 構造である n チャネル型 TFT 201 の構造が適している。

【0188】また、半導体膜表面の平坦化を向上させることによって信頼性を向上させることができるので、GOLD 構造の TFT において、ゲート電極とゲート絶縁膜を介して重なる不純物領域の面積を縮小しても十分な信頼性を得ることができる。具体的には GOLD 構造の TFT においてゲート電極のテーパー部となる部分サイズを小さくしても十分な信頼性を得ることができる。

【0189】また、GOLD 構造の TFT においてはゲート絶縁膜が薄くなると寄生容量が増加するが、ゲート電極 (第 1 導電層) のテーパー部となる部分サイズを小さくして寄生容量を低減すれば、 f 特性も向上してさらなる高速動作が可能となり、且つ、十分な信頼性を有する TFT となる。

【0190】また、本実施例では反射型の表示装置を形成するためのアクティブマトリクス基板を作製する例を示したが、画素電極を透明導電膜で形成すると、フォトマスクは 1 枚増えるものの、透過型の表示装置を形成することができる。

【0191】〔実施例 2〕本実施例では、実施例 1 で作製したアクティブマトリクス基板から、アクティブマトリクス型液晶表示装置を作製する工程を以下に説明する。説明には図 7 を用いる。

【0192】まず、実施例 1 に従い、図 6 の状態のアクティブマトリクス基板を得た後、図 6 のアクティブマトリクス基板上に配向膜を形成しラビング処理を行う。なお、本実施例では配向膜を形成する前に、アクリル樹脂膜等の有機樹脂膜をパターンニングすることによって基板間隔を保持するための柱状のスペーサを所望の位置に形成した。また、柱状のスペーサに代えて、球状のスペーサを基板全面に散布してもよい。

【0193】次いで、対向基板を用意する。この対向基板には、着色層、遮光層が各画素に対応して配置されたカラーフィルタが設けられている。また、駆動回路の部分にも遮光層を設けた。このカラーフィルタと遮光層とを覆う平坦化膜を設けた。次いで、平坦化膜上に透明導電膜からなる対向電極を画素部に形成し、対向基板の全面に配向膜を形成し、ラビング処理を施した。

【0194】そして、画素部と駆動回路が形成されたアクティブマトリクス基板と対向基板とをシール材で貼り合わせる。シール材にはフィラーが混入されていて、このフィラーと柱状スペーサによって均一な間隔を持って 2 枚の基板が貼り合わせられる。その後、両基板の間に液晶材料を注入し、封止剤 (図示せず) によって完全に封止する。液晶材料には公知の液晶材料を用いればよい。このようにしてアクティブマトリクス型液晶表示装置が完成する。そして、必要があれば、アクティブマトリクス基板または対向基板を所望の形状に分断する。さらに、公知の技術を用いて偏光板や位相差板等の光学フィルムを適宜設けた。そして、公知の技術を用いて FPC を貼り付けた。

【0195】こうして得られた液晶モジュールの構成を図 7 の上面図を用いて説明する。

【0196】アクティブマトリクス基板 301 の中央には、画素部 304 が配置されている。画素部 304 の上側には、ソース信号線を駆動するためのソース信号線駆動回路 302 が配置されている。画素部 304 の左右には、ゲート信号線を駆動するためのゲート信号線駆動回路 303 が配置されている。本実施例に示した例では、ゲート信号線駆動回路 303 は画素部に対して左右対称配置としているが、これは片側のみの配置でも良く、液晶モジュールの基板サイズ等を考慮して、設計者が適宜選択すればよい。ただし、回路の動作信頼性や駆動効率等を考えると、図 7 に示した左右対称配置が望ましい。

【0197】各駆動回路への信号の入力は、フレキシブルプリント基板 (Flexible Print Circuit: FPC) 305 から行われる。FPC 305 は、基板 301 の所定の場所まで配置された配線に達するように、層間絶縁膜および樹脂膜にコンタクトホールを開口し、接続電極 309 を形成した後、異方性導電膜等を介して圧着される。本実施例においては、接続電極は ITO を用いて形成した。

【0198】駆動回路、画素部の周辺には、基板外周に沿ってシール剤 307 が塗布され、あらかじめアクティブマトリクス基板上に形成されたスペーサ 310 によって一定のギャップ (基板 301 と対向基板 306 との間隔) を保った状態で、対向基板 306 が貼り付けられる。その後、シール剤 307 が塗布されていない部分より液晶素子が注入され、封止剤 308 によって密閉される。以上の工程により、液晶モジュールが完成する。

【0199】また、ここでは全ての駆動回路を基板上に形成した例を示したが、駆動回路の一部に数個の IC を用いてもよい。

【0200】また、本実施例は、実施例 1 と自由に組み合わせることが可能である。

【0201】〔実施例 3〕実施例 1 では画素電極が反射性を有する金属材料で形成された反射型の表示装置の例を示したが、本実施例では画素電極を透光性を有する導

電膜で形成した透過型の表示装置の例を示す。

【0202】層間絶縁膜を形成する工程までは実施例1と同じであるので、ここでは省略する。実施例1に従って層間絶縁膜を形成した後、透光性を有する導電膜からなる画素電極601を形成する。透光性を有する導電膜としては、ITO（酸化インジウム酸化スズ合金）、酸化インジウム酸化亜鉛合金（ $\text{In}_2\text{O}_3\text{-ZnO}$ ）、酸化亜鉛（ ZnO ）等を用いればよい。

【0203】その後、層間絶縁膜600にコンタクトホールを形成する。次いで、画素電極と重なる接続電極602を形成する。この接続電極602は、コンタクトホールを通じてドレイン領域と接続されている。また、この接続電極と同時に他のTFTのソース電極またはドレイン電極も形成する。

【0204】また、ここでは全ての駆動回路を基板上に形成した例を示したが、駆動回路の一部に数個のICを用いてもよい。

【0205】以上のようにしてアクティブマトリクス基板が形成される。このアクティブマトリクス基板を用い、実施例2に従って液晶モジュールを作製し、バックライト604、導光板605を設け、カバー606で覆えば、図8にその断面図の一部を示したようなアクティブマトリクス型液晶表示装置が完成する。なお、カバーと液晶モジュールは接着剤や有機樹脂を用いて貼り合わせる。また、基板と対向基板を貼り合わせる際、枠で囲んで有機樹脂を枠と基板との間に充填して接着してもよい。また、透過型であるので偏光板603は、アクティブマトリクス基板と対向基板の両方に貼り付ける。

【0206】また、本実施例は、実施例1、または実施例2と自由に組みあわせることが可能である。

【0207】【実施例4】本実施例では、有機発光素子（OLED: Organic Light Emitting Device）を備えた発光表示装置を作製する例を図9に示す。

【0208】OLEDは、電場を加えることで発生するルミネッセンス（Electroluminescence）が得られる有機化合物（有機発光材料）を含む層（以下、有機発光層と記す）と、陽極と、陰極とを有している。有機化合物におけるルミネッセンスには、一重項励起状態から基底状態に戻る際の発光（蛍光）と三重項励起状態から基底状態に戻る際の発光（リン光）とがあるが、本発明の発光装置は、上述した発光のうちの、いずれか一方の発光を用いても良いし、または両方の発光を用いても良い。

【0209】なお、本明細書では、OLEDの陽極と陰極の間に形成された全ての層を有機発光層と定義する。有機発光層には具体的に、発光層、正孔注入層、電子注入層、正孔輸送層、電子輸送層等が含まれる。基本的にOLEDは、陽極／発光層／陰極が順に積層された構造を有しており、この構造に加えて、陽極／正孔注入層／発光層／陰極や、陽極／正孔注入層／発光層／電子輸送

層／陰極等の順に積層した構造を有していることもある。

【0210】図9（A）は、OLEDを有するモジュール、いわゆるELモジュールの上面図、図9（B）は図9（A）をA-A'で切断した断面図である。絶縁表面を有する基板900（例えば、ガラス基板、結晶化ガラス基板、もしくはプラスチック基板等）に、画素部902、ソース側駆動回路901、及びゲート側駆動回路903を形成する。これらの画素部や駆動回路は、上記実施例に従えば得ることができる。

【0211】また、918はシール材、919はDLC膜であり、画素部および駆動回路部はシール材918で覆われ、そのシール材は保護膜919で覆われている。さらに、接着材を用いてカバー材920で封止されている。カバー材920としては、プラスチック、ガラス、金属、セラミックス等、いかなる組成の基材でもよい。また、カバー材920の形状および支持体の形状も特に限定されず、平面を有するもの、曲面を有するもの、可塑性を有するもの、フィルム状のものであってもよい。熱や外力などによる変形に耐えるためカバー材920は基板900と同じ材質のもの、例えばガラス基板を用いることが望ましく、本実施例では、サンドブラスト法などにより図9に示す凹部形状（深さ3～10 μm ）に加工する。さらに加工して乾燥剤921が設置できる凹部（深さ50～200 μm ）を形成することが望ましい。また、多面取りでELモジュールを製造する場合、基板とカバー材とを貼り合わせた後、CO₂レーザー等を用いて端面が一致するように分断してもよい。

【0212】また、ここでは図示しないが、用いる金属層（ここでは陰極など）の反射により背景が映り込むことを防ぐために、位相差板（ $\lambda/4$ 板）や偏光板からなる円偏光板と呼ばれる円偏光手段を基板900上に設けてもよい。

【0213】なお、908はソース側駆動回路901及びゲート側駆動回路903に入力される信号を伝送するための配線であり、外部入力端子となるFPC（フレキシブルプリントサーキット）909からビデオ信号やクロック信号を受け取る。また、本実施例の発光装置は、デジタル駆動であってもよく、アナログ駆動であってもよく、ビデオ信号はデジタル信号であってもよいし、アナログ信号であってもよい。なお、ここではFPCしか図示されていないが、このFPCにはプリント配線基盤（PWB）が取り付けられていてもよい。本明細書における発光装置には、発光装置本体だけでなく、それにFPCもしくはPWBが取り付けられた状態をも含むものとする。また、これらの画素部や駆動回路と同一基板上に複雑な集積回路（メモリ、CPU、コントローラ、D/Aコンバータ等）を形成することも可能であるが、少ないマスク数での作製は困難である。従って、メモリ、CPU、コントローラ、D/Aコンバータ等を備えたI

Cチップを、COG (chip on glass) 方式やTAB (tape automated bonding) 方式やワイヤボンディング方法で実装することが好ましい。

【0214】次に、断面構造について図9(B)を用いて説明する。基板900上に絶縁膜910が設けられ、絶縁膜910の上方には画素部902、ゲート側駆動回路903が形成されており、画素部902は電流制御用TFT911とそのドレインに電氣的に接続された画素電極912を含む複数の画素により形成される。実際には一つの画素内に複数のTFTが作り込まれるが、ここでは簡略化のため、電流制御用TFT911のみを図示した。また、ゲート側駆動回路903はnチャネル型TFT913とpチャネル型TFT914とを組み合わせたCMOS回路を用いて形成される。

【0215】これらのTFT(911、913、914を含む)は、上記実施例1のnチャネル型TFT201、上記実施例1のpチャネル型TFT202に従って作製すればよい。なお、ここではトップゲート型TFTを用いた例を示したが、TFTの構造に限定されず、例えばボトムゲート型TFTを用いることも可能である。

【0216】また、図10にOLED810を形成した段階でのアクティブマトリクス基板の断面図の一例を示す。図10中において図9と同一の箇所は同じ符号を用いた。

【0217】また、OLEDを有する表示装置においては、OLEDに一定の電圧を印加して電流を供給するように回路設計を行った駆動方法や、OLEDに一定の電流が供給されるようにOLEDに印加する電圧を調節するように回路設計を行った駆動方法や、OLEDに一定の電流が供給されるように回路設計を行った駆動方法などがあるが、駆動方法によらず、OLEDと電氣的に接続され、且つ、OLEDに電流を供給するTFT(本明細書中、このTFTを電流制御用TFTと呼び、図10においては、電流制御用TFT911に相当する)のオン電流(I_{on})で画素の輝度が決定される。従って、各TFTのオン電流が一定でなければ輝度にバラツキが生じてしまうという問題があった。これらの問題は、本発明により解決できる。

【0218】なお、本実施例では、スイッチングTFT802にnチャネル型TFTを用い、電流制御用TFT911にpチャネル型TFTを用いたが、本発明はこの構成に限定されない。スイッチングTFTと電流制御用TFTはpチャネル型TFTでもnチャネル型TFTでも良い。ただし、OLEDの陽極を画素電極として用いる場合、駆動用TFTはpチャネル型TFTであることが望ましく、OLEDの陰極を画素電極として用いる場合、駆動用TFTはnチャネル型TFTであることが望ましい。

【0219】また、実施例1では画素部のオフ電流値を低減するために、図5(A)で示したマスク137を用

いて第2のドーピングを行っているが、本実施例ではマスク数低減のため、マスクを形成せずに第2のドーピングを行っている。

【0220】また、図10に示したpチャネル型TFTのTFT構造に限定されず、オフ電流値を低減する必要がある、図5(A)に示したようにマスクを形成し、チャネル形成領域とドレイン領域(またはソース領域)との間にLDD領域を有する低濃度ドレイン(LDD: Lightly Doped Drain)構造としてもよい。さらにゲート絶縁膜を介してLDD領域をゲート電極と重ねて配置させた、いわゆるGOLD (Gate-drain Overlapped LDD) 構造をも設けてもよい。

【0221】また、スイッチングTFT802は上記実施例1のnチャネル型TFT201と同様に形成すればよい。なお、スイッチングTFT802はソース領域およびドレイン領域の間に二つのチャネル形成領域を有した構造(ダブルゲート構造)となっているnチャネル型TFTである。なお、本実施例はダブルゲート構造に限定されることなく、チャネル形成領域が一つ形成されるシングルゲート構造もしくは三つ形成されるトリプルゲート構造であっても良い。

【0222】また、TFTの活性層とOLEDとの間に設ける絶縁膜808は、平坦性の高く、透光性の高い絶縁膜を用いることが望ましい。もしくは、絶縁膜の性膜後に平坦化処理を行うことが好ましい。平坦化処理としては、平坦性を向上させる公知の技術、例えば化学的機械研磨 (Chemical-Mechanical Polishing: 以下、CMPと記す) と呼ばれる研磨工程を用いればよい。CMPを用いる場合、絶縁膜に対するCMPの研磨剤(スラリー)には、例えば、塩化シリコンガスを熱分解して得られるフュームドシリカ粒子をKOH添加水溶液に分散したものをを用いると良い。CMPにより絶縁膜を0.1~0.5 μm 程度除去して、表面を平坦化する。OLEDは、有機化合物層の膜厚が不均一であると発光にバラツキが生じるため可能な限り均一な膜厚とすることが望ましい。

【0223】なお、TFTの活性層とOLEDとの間に設ける絶縁膜807、808としては、アルカリ金属イオンやアルカリ土金属イオン等の不純物イオンの拡散をブロックするだけでなく、積極的にアルカリ金属イオンやアルカリ土金属イオン等の不純物イオンを吸着する材料が好ましく、更には後のプロセス温度に耐えうる材料が適している。これらの条件に合う材料は、一例としてフッ素を多く含んだ窒化シリコン膜が挙げられる。窒化シリコン膜の膜中に含まれるフッ素濃度は、 $1 \times 10^{19} / \text{cm}^3$ 以上、好ましくは窒化シリコン膜中でのフッ素の組成比を1~5%とすればよい。窒化シリコン膜中のフッ素がアルカリ金属イオンやアルカリ土金属イオン等と結合し、膜中に吸着される。また、他の例としてアルカリ金属イオンやアルカリ土金属イオン等を吸着するア

ンチモン (Sb) 化合物、スズ (Sn) 化合物、またはインジウム (In) 化合物からなる微粒子を含む有機樹脂膜、例えば、五酸化アンチモン微粒子 ($\text{Sb}_2\text{O}_5 \cdot n\text{H}_2\text{O}$) を含む有機樹脂膜も挙げられる。なお、この有機樹脂膜は、平均粒径 $10 \sim 20 \text{ nm}$ の微粒子が含まれており、光透過性も非常に高い。この五酸化アンチモン微粒子で代表されるアンチモン化合物は、アルカリ金属イオン等の不純物イオンやアルカリ土金属イオンを吸着しやすい。

【0224】また、TFTの活性層とOLEDとの間に設ける絶縁膜807、808の他の材料としては、 AlN_xO_y で示される層を用いてもよい。スパッタ法を用い、例えば、窒化アルミニウム (AlN) ターゲットを用い、アルゴンガスと窒素ガスと酸素ガスを混合した雰囲気下にて成膜して得られるアルミニウムを含む窒化酸化物層 (AlN_xO_y で示される層) は、窒素を2.5atm%~47.5atm%含む膜であり、水分や酸素をブロッキングすることができる効果に加え、熱伝導性が高く放熱効果を有し、さらには透光性が非常に高いという特徴を有している。加えて、アルカリ金属やアルカリ土類金属などの不純物がTFTの活性層に入り込むのを防ぐことができる。

【0225】電流制御用TFT911の一方の不純物領域806と電気的に接続している電極809に電気的に接続された画素電極912はOLEDの陽極として機能する。陽極は、仕事関数の大きい導電膜、代表的には酸化物導電膜が用いられる。酸化物導電膜としては、酸化インジウム、酸化スズ、酸化亜鉛もしくはそれらの化合物を用いれば良い。また、画素電極912の両端にはバンク915が形成され、画素電極912上にはEL層916およびOLEDの陰極917が形成される。

【0226】EL層916としては、発光層、電荷輸送層または電荷注入層を自由に組み合わせてEL層 (発光及びそのためのキャリアの移動を行わせるための層) を形成すれば良い。例えば、低分子系有機EL材料や高分子系有機EL材料を用いればよい。また、EL層として一重項励起により発光 (蛍光) する発光材料 (シングレット化合物) からなる薄膜、または三重項励起により発光 (リン光) する発光材料 (トリプレット化合物) からなる薄膜を用いることができる。また、電荷輸送層や電荷注入層として炭化珪素等の無機材料を用いることも可能である。これらの有機EL材料や無機材料は公知の材料を用いることができる。

【0227】陰極917は全画素に共通の配線としても機能し、接続配線908を経由してFPC909に電気的に接続されている。陰極917に用いる材料としては仕事関数の小さい金属 (代表的には周期表の1族もしくは2族に属する金属元素) や、これらを含む合金を用いることが好ましいとされている。仕事関数が小さければ小さいほど発光効率が向上するため、中でも、陰極に用

いる材料としては、アルカリ金属の一つであるLi (リチウム) を含む合金材料が望ましい。さらに、画素部902及びゲート側駆動回路903に含まれる素子は全て陰極917、シール材918、及び保護膜919で覆われている。

【0228】なお、シール材918としては、できるだけ可視光に対して透明もしくは半透明な材料を用いるのが好ましい。また、シール材918はできるだけ水分や酸素を透過しない材料であることが望ましい。

【0229】また、シール材918を用いてOLEDを完全に覆った後、すくなくとも図9に示すようにAlON膜、AlN膜、 Al_2O_3 膜、またはDLC膜から選ばれた単層または積層からなる保護膜919をシール材918の表面 (露呈面) に設けることが好ましい。また、基板の裏面を含む全面に保護膜を設けてもよい。ここで、外部入力端子 (FPC) が設けられる部分に保護膜が成膜されないように注意することが必要である。マスクを用いて保護膜が成膜されないようにしてもよいし、CVD装置で使用するマスキングテープ等のテープで外部入力端子部分を覆うことで保護膜が成膜されないようにしてもよい。

【0230】以上のような構造でOLEDをシール材918及び保護膜で封入することにより、OLEDを外部から完全に遮断することができ、外部から水分や酸素等のEL層の酸化による劣化を促す物質が侵入することを防ぐことができる。加えて、保護膜として熱伝導性を有する膜 (AlON膜、AlN膜など) を用いれば駆動させたときに生じる発熱を発散することができる。従って、信頼性の高い発光装置を得ることができる。

【0231】また、画素電極に一定の電流が流れるように配置されたTFT (駆動回路または画素に配置されるOLEDに電流を供給するTFT) の電気特性のバラツキを低減することができ、輝度のバラツキを低減できる。

【0232】また、画素電極を陰極とし、EL層と陽極を積層して図9とは逆方向に発光する構成としてもよい。図11にその一例を示す。なお、上面図は同一であるので省略する。

【0233】図11に示した断面構造について以下に説明する。基板1000としては、ガラス基板や石英基板の他にも、半導体基板または金属基板も使用することができる。基板1000上に絶縁膜1010が設けられ、絶縁膜1010の上方には画素部1002、ゲート側駆動回路1003が形成されており、画素部1002は電流制御用TFT1011とそのドレインに電気的に接続された画素電極1012を含む複数の画素により形成される。また、ゲート側駆動回路1003はnチャネル型TFT1013とpチャネル型TFT1014とを組み合わせたCMOS回路を用いて形成される。

【0234】画素電極1012はOLEDの陰極として

機能する。また、画素電極 1012 の両端にはバンク 1015 が形成され、画素電極 1012 上には EL 層 1016 および OLED の陽極 1017 が形成される。

【0235】陽極 1017 は全画素に共通の配線としても機能し、接続配線 1008 を経由して FPC 1009 に電氣的に接続されている。さらに、画素部 1002 及びゲート側駆動回路 1003 に含まれる素子は全て陽極 1017、シール材 1018、及び保護膜 1019 で覆われている。また、カバー材 1021 と基板 1000 とを接着剤で貼り合わせた。また、カバー材には凹部を設け、乾燥剤 1021 を設置する。

【0236】なお、シール材 1018 としては、できるだけ可視光に対して透明もしくは半透明な材料を用いるのが好ましい。また、シール材 1018 はできるだけ水分や酸素を透過しない材料であることが望ましい。

【0237】また、図 11 では、画素電極を陰極とし、EL 層と陽極を積層したため、発光方向は図 11 に示す矢印の方向となっている。

【0238】また、ここでは図示しないが、用いる金属層（ここでは陰極となる画素電極など）の反射により背景が映り込むことを防ぐために、位相差板（ $\lambda/4$ 板）や偏光板からなる円偏光板と呼ばれる円偏光手段をカバー材 1020 上に設けてもよい。

【0239】本実施例では、実施例 1 で得られる電気特性のパラツキが低減され、且つ、信頼性ともに高い TFT を用いるため、従来の素子に比べて輝度のパラツキが少ない OLED を形成することができる。また、そのような OLED を有する発光装置を表示部として用いることにより高性能な電気器具を得ることができる。

【0240】なお、本実施例は実施例 1 と自由に組み合わせることが可能である。

【0241】〔実施例 5〕本発明を実施して形成された駆動回路や画素部は様々なモジュール（アクティブマトリクス型液晶モジュール、アクティブマトリクス型 EL モジュール、アクティブマトリクス型 EC モジュール）に用いることができる。即ち、本発明を実施することによって、それらを組み込んだ全ての電子機器が完成される。

【0242】その様な電子機器としては、ビデオカメラ、デジタルカメラ、ヘッドマウントディスプレイ（ゴーグル型ディスプレイ）、カーナビゲーション、プロジェクタ、カーステレオ、パーソナルコンピュータ、携帯情報端末（モバイルコンピュータ、携帯電話または電子書籍等）などが挙げられる。それらの一例を図 25～図 27 に示す。

【0243】図 25 (A) はパーソナルコンピュータであり、本体 2001、画像入力部 2002、表示部 2003、キーボード 2004 等を含む。

【0244】図 25 (B) はビデオカメラであり、本体 2101、表示部 2102、音声入力部 2103、操作

スイッチ 2104、バッテリー 2105、受像部 2106 等を含む。

【0245】図 25 (C) はモバイルコンピュータ（モバイルコンピュータ）であり、本体 2201、カメラ部 2202、受像部 2203、操作スイッチ 2204、表示部 2205 等を含む。

【0246】図 25 (D) はゴーグル型ディスプレイであり、本体 2301、表示部 2302、アーム部 2303 等を含む。

10 【0247】図 25 (E) はプログラムを記録した記録媒体（以下、記録媒体と呼ぶ）を用いるプレーヤーであり、本体 2401、表示部 2402、スピーカ部 2403、記録媒体 2404、操作スイッチ 2405 等を含む。なお、このプレーヤーは記録媒体として DVD (Digital Versatile Disc)、CD 等を用い、音楽鑑賞や映画鑑賞やゲームやインターネットを行うことができる。

【0248】図 25 (F) はデジタルカメラであり、本体 2501、表示部 2502、接眼部 2503、操作スイッチ 2504、受像部（図示しない）等を含む。

20 【0249】図 26 (A) はフロント型プロジェクターであり、投射装置 2601、スクリーン 2602 等を含む。実施例 3 を投射装置 2601 の一部を構成する液晶モジュール 2808 に適用し、装置全体を完成させることができる。

【0250】図 26 (B) はリア型プロジェクターであり、本体 2701、投射装置 2702、ミラー 2703、スクリーン 2704 等を含む。実施例 3 を投射装置 2702 の一部を構成する液晶モジュール 2808 に適用し、装置全体を完成させることができる。

30 【0251】なお、図 26 (C) は、図 26 (A) 及び図 26 (B) 中における投射装置 2601、2702 の構造の一例を示した図である。投射装置 2601、2702 は、光源光学系 2801、ミラー 2802、2804～2806、ダイクロイックミラー 2803、プリズム 2807、液晶モジュール 2808、位相差板 2809、投射光学系 2810 で構成される。投射光学系 2810 は、投射レンズを含む光学系で構成される。本実施例は三板式の例を示したが、特に限定されず、例えば単板式であってもよい。また、図 26 (C) 中において矢印で示した光路に実施者が適宜、光学レンズや、偏光機能を有するフィルムや、位相差を調節するためのフィルム、IR フィルム等の光学系を設けてもよい。

50 【0252】また、図 26 (D) は、図 26 (C) 中における光源光学系 2801 の構造の一例を示した図である。本実施例では、光源光学系 2801 は、リフレクター 2811、光源 2812、レンズアレイ 2813、2814、偏光変換素子 2815、集光レンズ 2816 で構成される。なお、図 26 (D) に示した光源光学系は一例であって特に限定されない。例えば、光源光学系に

実施者が適宜、光学レンズや、偏光機能を有するフィルムや、位相差を調節するフィルム、IRフィルム等の光学系を設けてもよい。

【0253】ただし、図26に示したプロジェクターにおいては、透過型の電気光学装置を用いた場合を示しており、反射型の電気光学装置及びELモジュールでの適用例は図示していない。

【0254】図27(A)は携帯電話であり、本体2901、音声出力部2902、音声入力部2903、表示部2904、操作スイッチ2905、アンテナ2906、画像入力部(CCD、イメージセンサ等)2907等を含む。

【0255】図27(B)は携帯書籍(電子書籍)であり、本体3001、表示部3002、3003、記憶媒体3004、操作スイッチ3005、アンテナ3006等を含む。

【0256】図27(C)はディスプレイであり、本体3101、支持台3102、表示部3103等を含む。

【0257】ちなみに図27(C)に示すディスプレイは中小型または大型のもの、例えば5~20インチの画面サイズのものである。また、このようなサイズの表示部を形成するためには、基板の一边が1mのものを用い、多面取りを行って量産することが好ましい。

【0258】以上の様に、本発明の適用範囲は極めて広く、あらゆる分野の電子機器の作製方法に適用することが可能である。また、本実施例の電子機器は実施例1~4のどのような組み合わせからなる構成を用いても実現することができる。

【0259】

【発明の効果】本発明により十分に結晶化を助長する金属元素が低減または除去された結晶構造を有する半導体膜を得ることができ、該半導体膜を活性層とするTFTにおいて電気特性の向上、及び、個々の素子間でのバラツキを低減することができる。特に、液晶表示装置においては、TFT特性のバラツキに起因する表示むらを低減できる。

【0260】加えて、OLEDを有する半導体装置においては、画素電極に一定の電流が流れるように配置されたTFT(駆動回路または画素に配置されるOLEDに電流を供給するTFT)のオン電流(I_{on})のバラツキを低減することができ、輝度のバラツキを低減できる。

【0261】また、本発明により結晶化を助長する金属元素だけでなく、不純物となる他の金属元素(Fe、Cuなど)も除去または低減することができる。

【図面の簡単な説明】

【図1】 TFTの作製工程を示す図。(実施の形態

1)

【図2】 実施の形態2を示す図。

【図3】 実施の形態3を示す図。

【図4】 AM-LCDの作製工程を示す図。

【図5】 AM-LCDの作製工程を示す図。

【図6】 アクティブマトリクス型液晶表示装置の断面構造図。

【図7】 AM-LCDの外観を示す図。

【図8】 透過型の液晶表示装置を示す図。

【図9】 OLEDを有する表示装置を示す図。

【図10】 OLEDを有するアクティブマトリクス基板の断面構造図。

【図11】 OLEDを有する表示装置を示す図。

【図12】 FT-IR法による分光スペクトルデータを示す図。

【図13】 (A)はアルゴン濃度を示すSIMSデータ(RFパワー依存性)、(B)はフッ素濃度を示すSIMSデータ。(実験1)

【図14】 (A)は酸素濃度を示すSIMSデータ、(B)は窒素濃度を示すSIMSデータ。(実験1)

【図15】 (A)はアルゴン濃度を示すSIMSデータ(圧力依存性)、(B)はフッ素濃度を示すSIMSデータ。(実験2)

【図16】 (A)は酸素濃度を示すSIMSデータ、(B)は窒素濃度を示すSIMSデータ。(実験2)

【図17】 FT-IR法による分光スペクトルデータを示す図。

【図18】 (A)はアルゴン濃度を示すSIMSデータ、(B)はフッ素濃度を示すSIMSデータ。(実験3)

【図19】 (A)は窒素濃度を示すSIMSデータ、(B)は酸素濃度を示すSIMSデータ。(実験3)

【図20】 (A)はアルゴン濃度を示すSIMSデータ、(B)はフッ素濃度を示すSIMSデータ(RFパワー依存性)。(実験4)

【図21】 (A)は窒素濃度を示すSIMSデータ、(B)は酸素濃度を示すSIMSデータ。(実験4)

【図22】 アルゴン濃度を示すSIMSデータ(圧力依存性)。(実験5)

【図23】 (A)は窒素濃度を示すSIMSデータ、(B)は酸素濃度を示すSIMSデータ。(実験5)

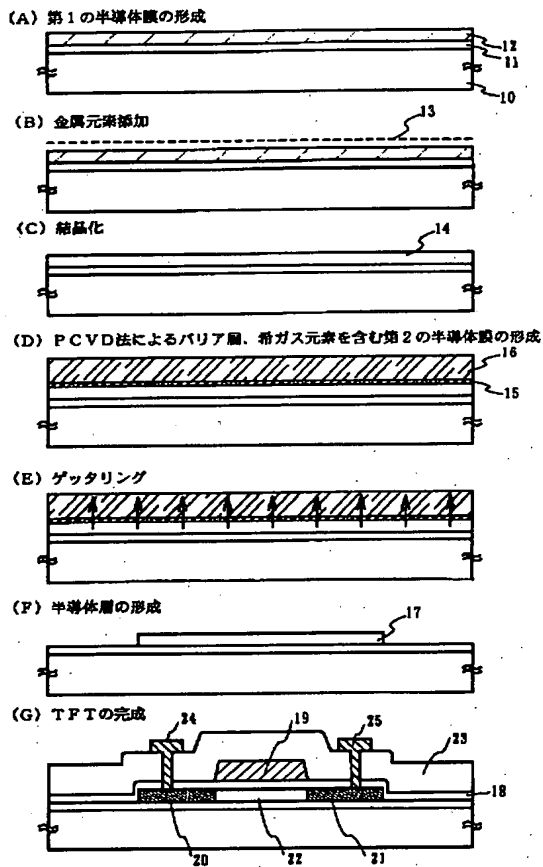
【図24】 FT-IR法による分光スペクトルデータを示す図。

【図25】 電子機器の一例を示す図。

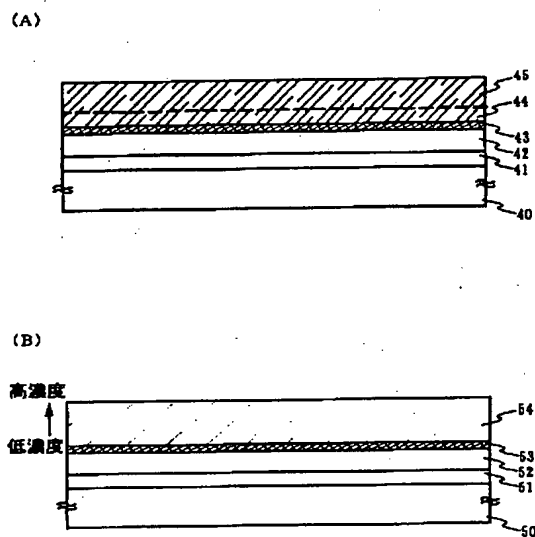
【図26】 電子機器の一例を示す図。

【図27】 電子機器の一例を示す図。

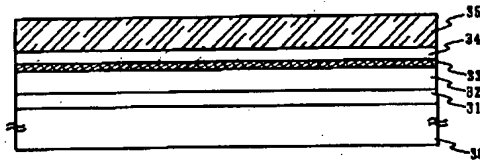
【図 1】



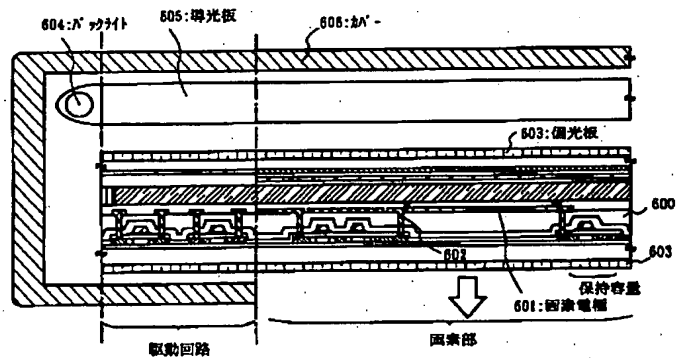
【図 3】



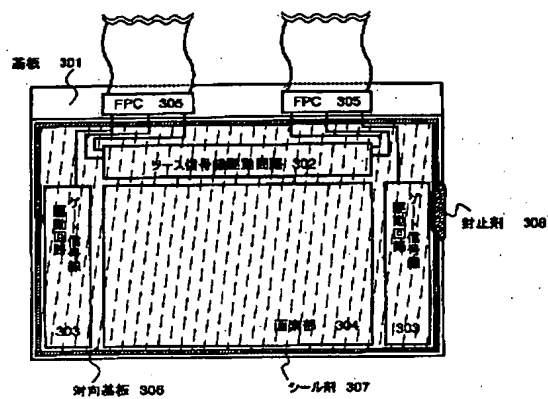
【図 2】



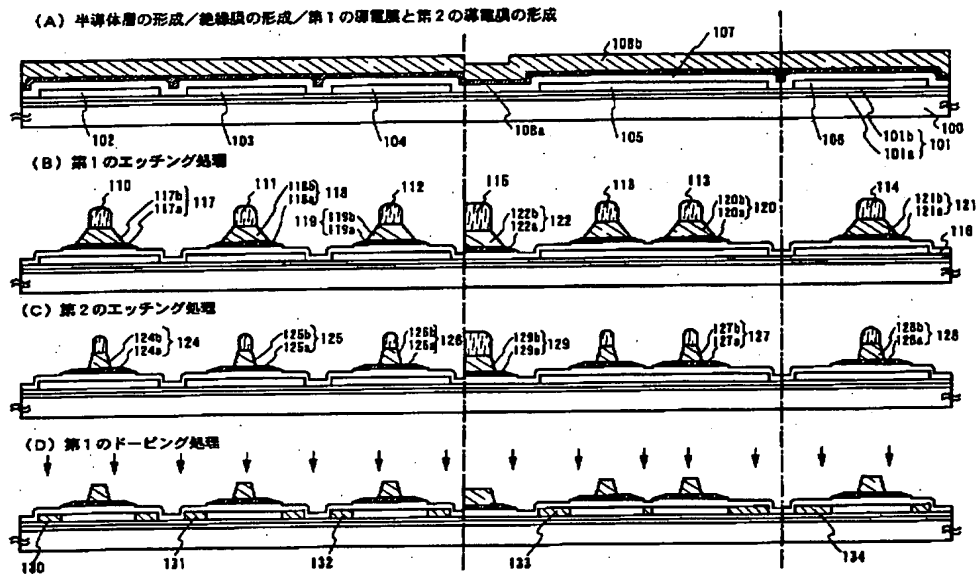
【図 8】



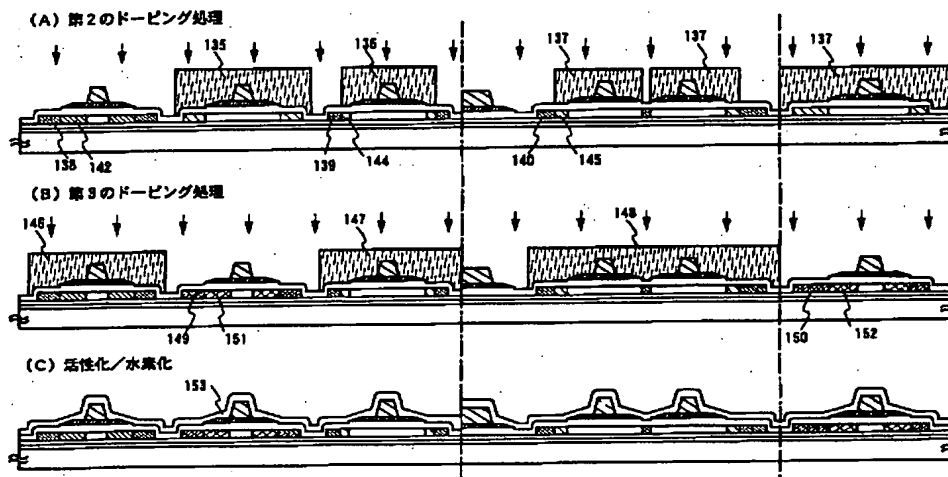
【図 7】



【図4】

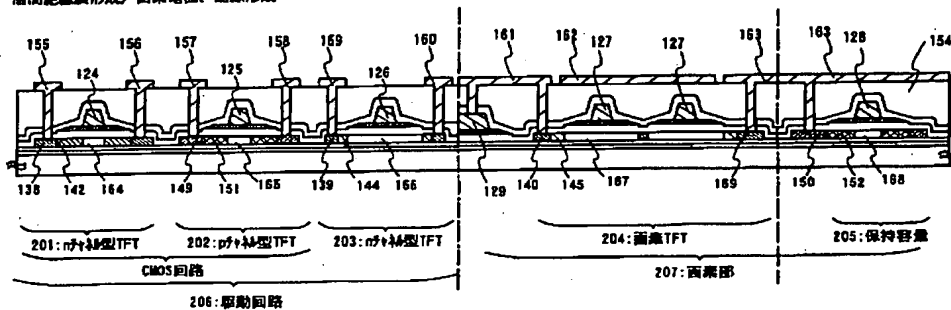


【図5】

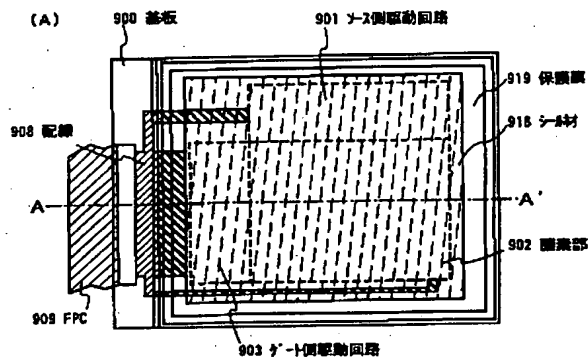


【図6】

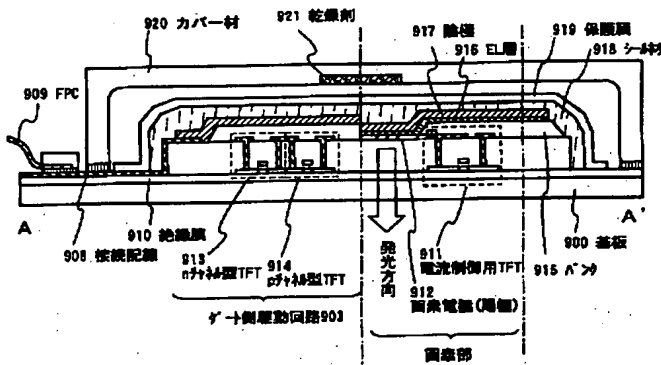
層間絶縁膜形成/画素電極、配線形成



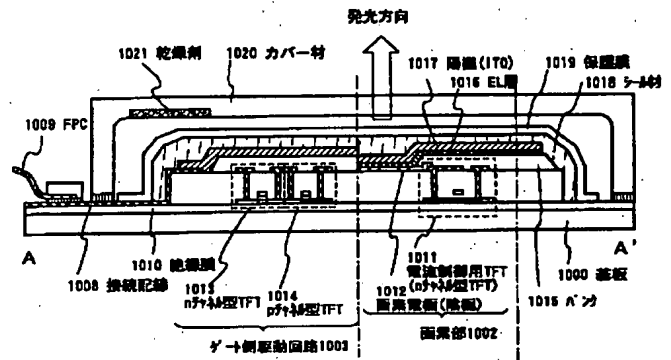
【図9】



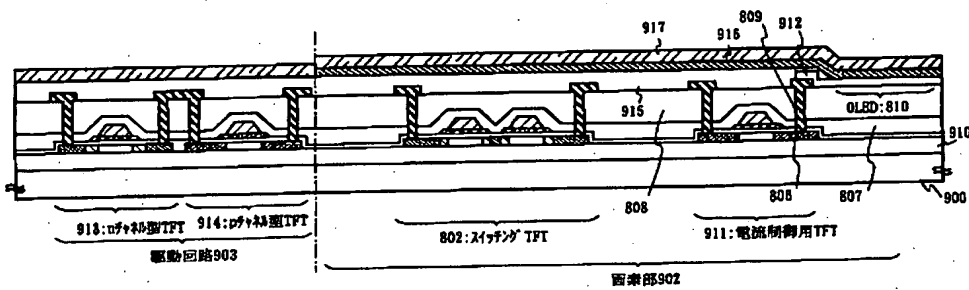
(B)



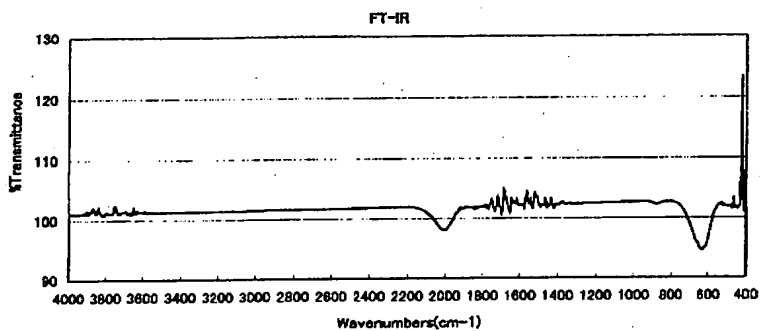
【図11】



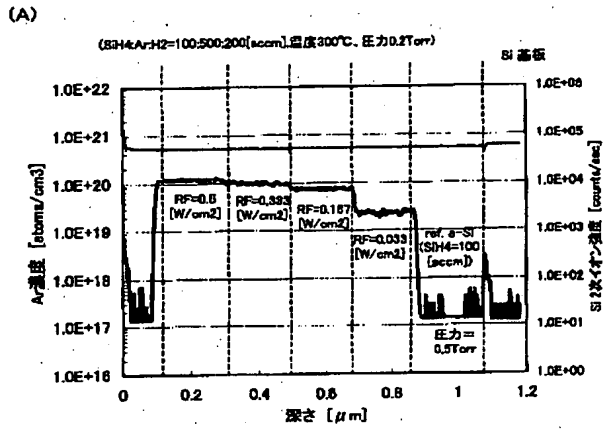
【図10】



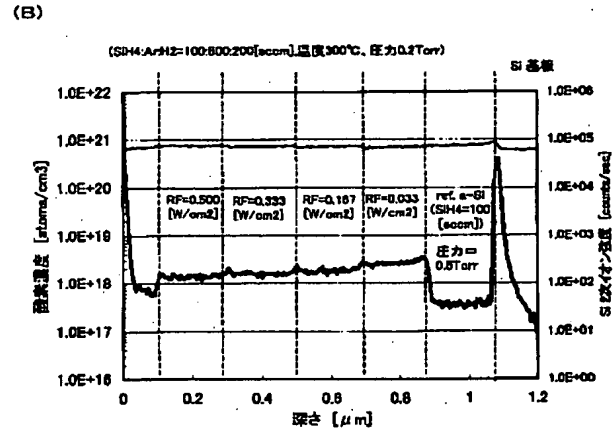
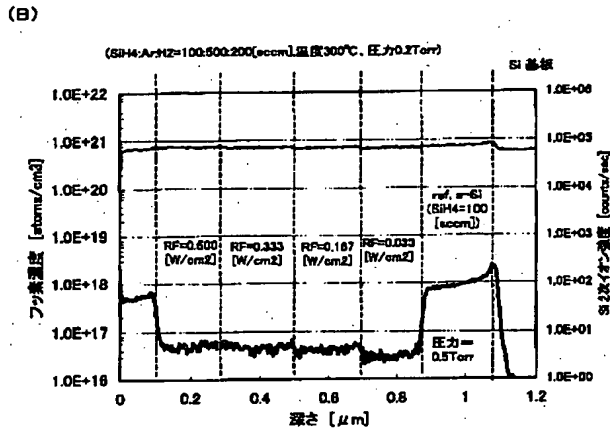
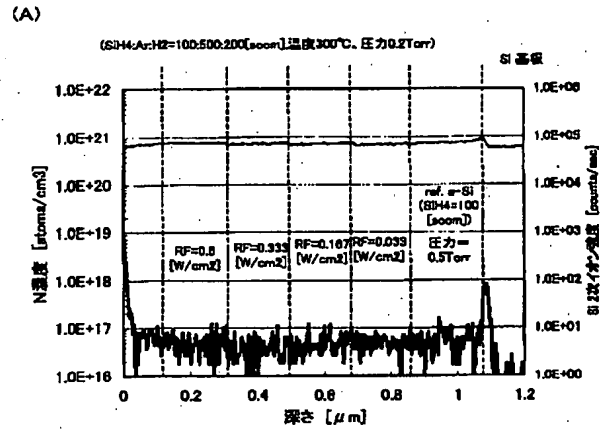
【図12】



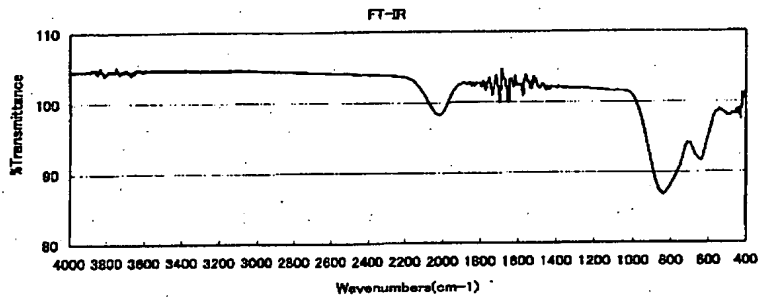
【図13】



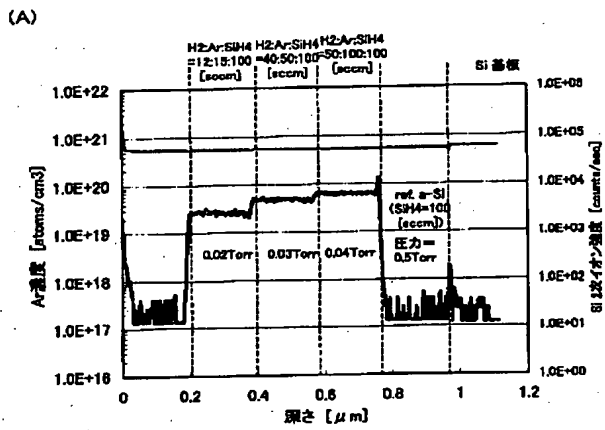
【図14】



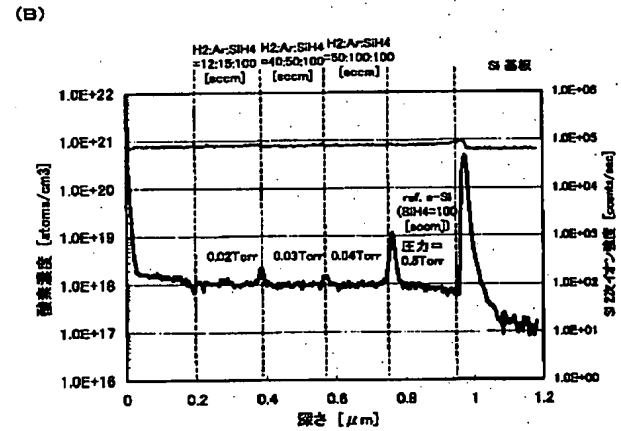
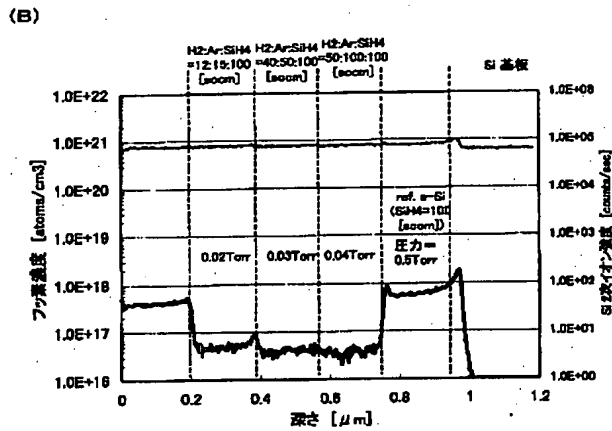
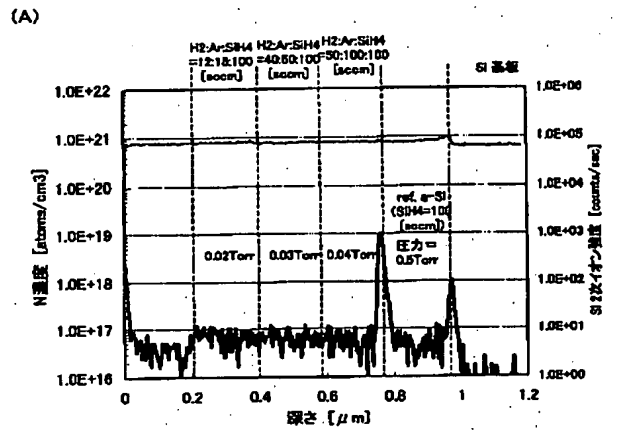
【図17】



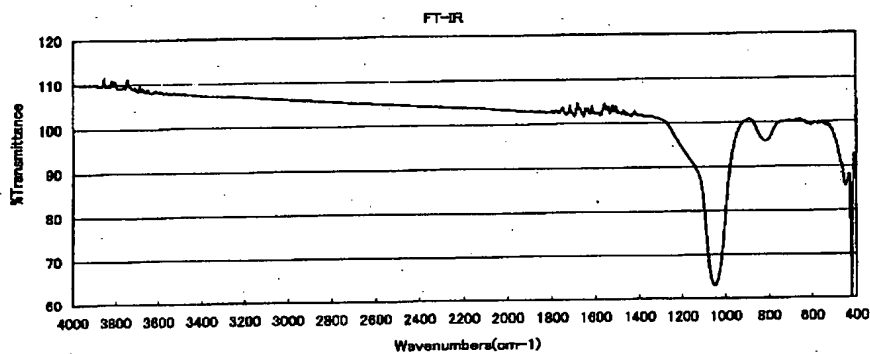
【図15】



【図16】

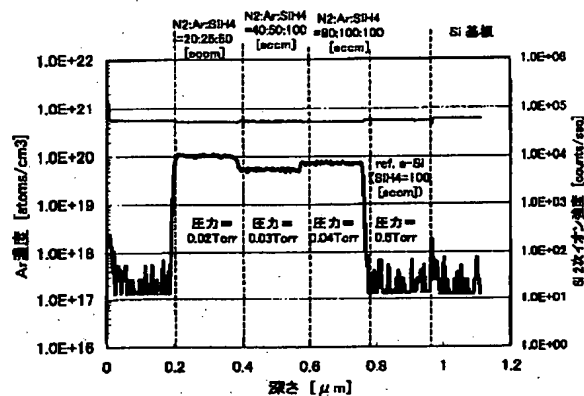


【図24】

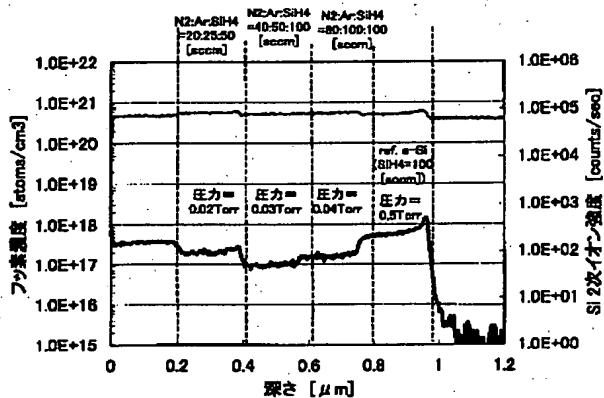


【図18】

(A)

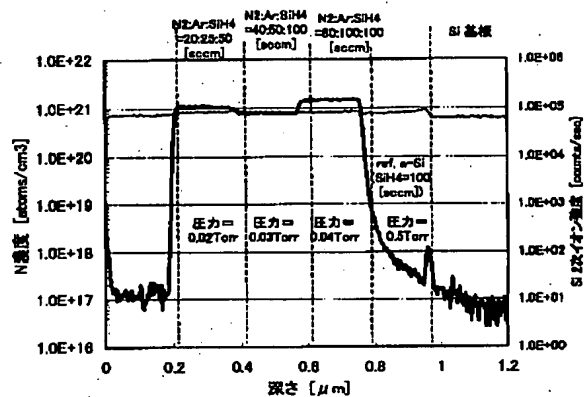


(B)

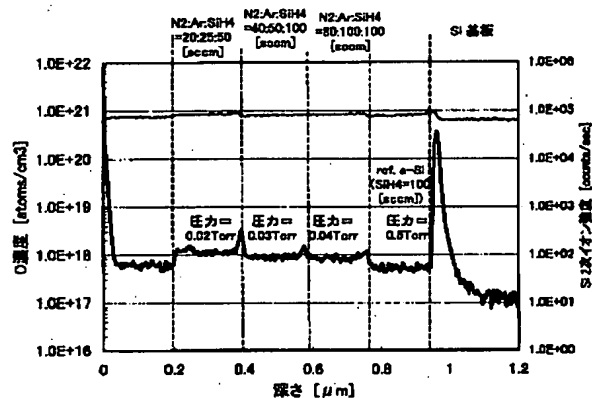


【図19】

(A)

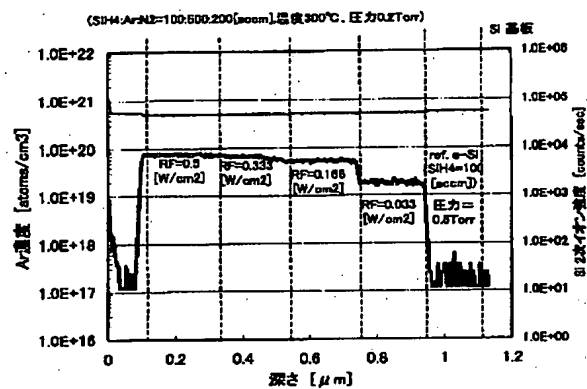


(B)

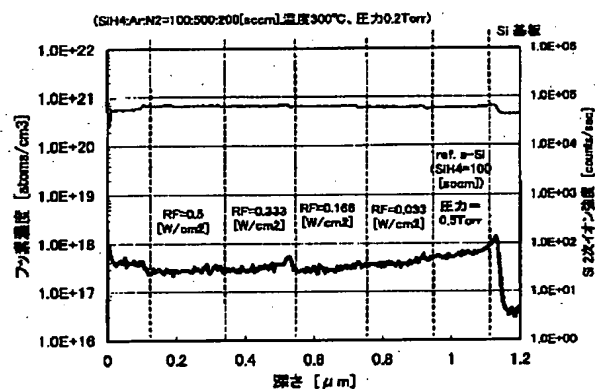


【図20】

(A)

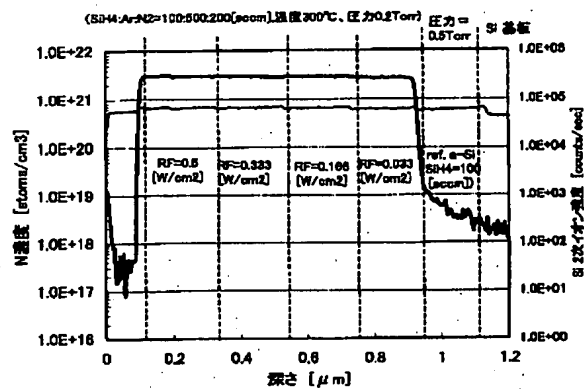


(B)

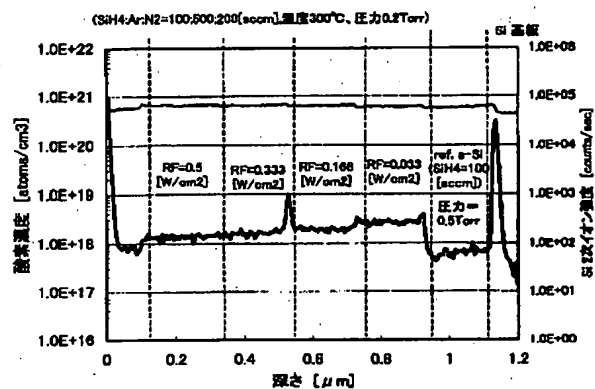


【図21】

(A)

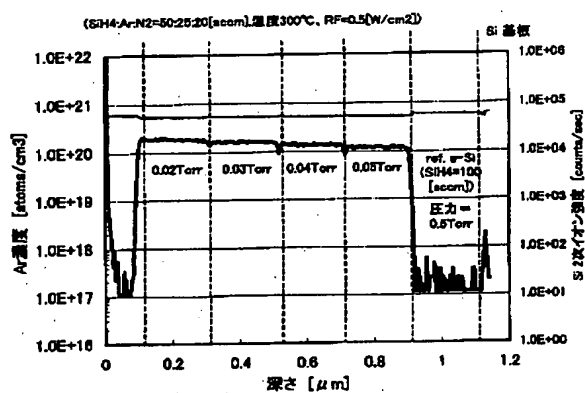


(B)

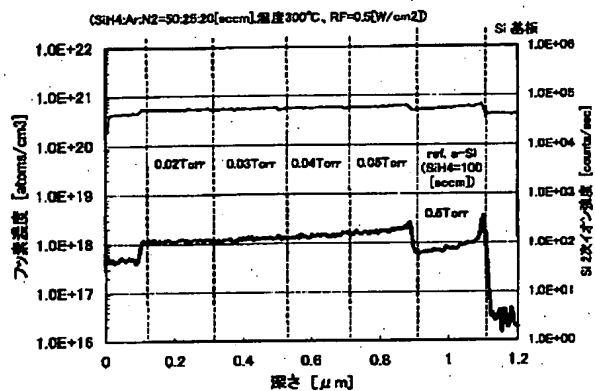


【図22】

(A)

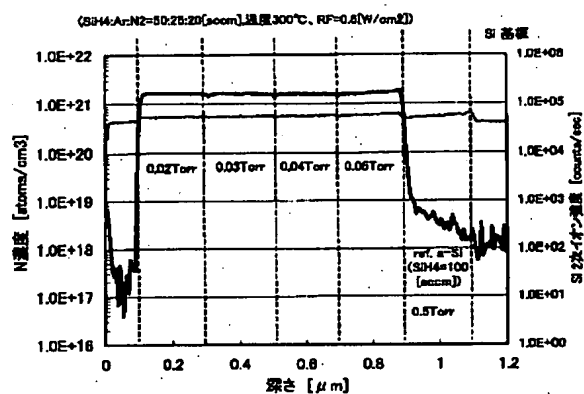


(B)

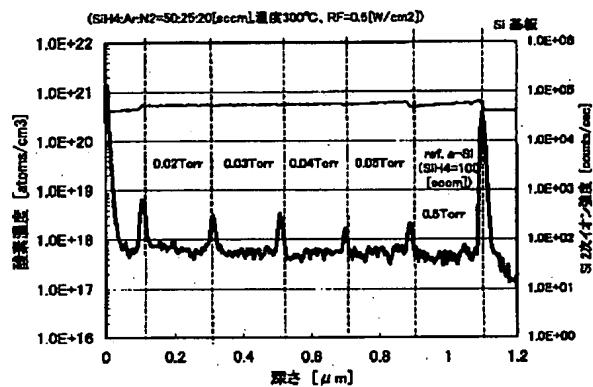


【図23】

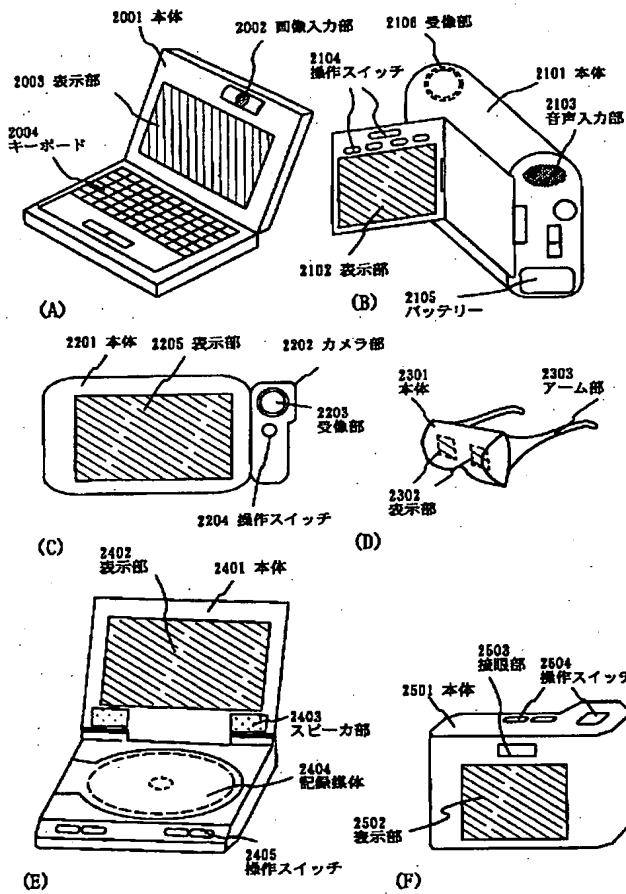
(A)



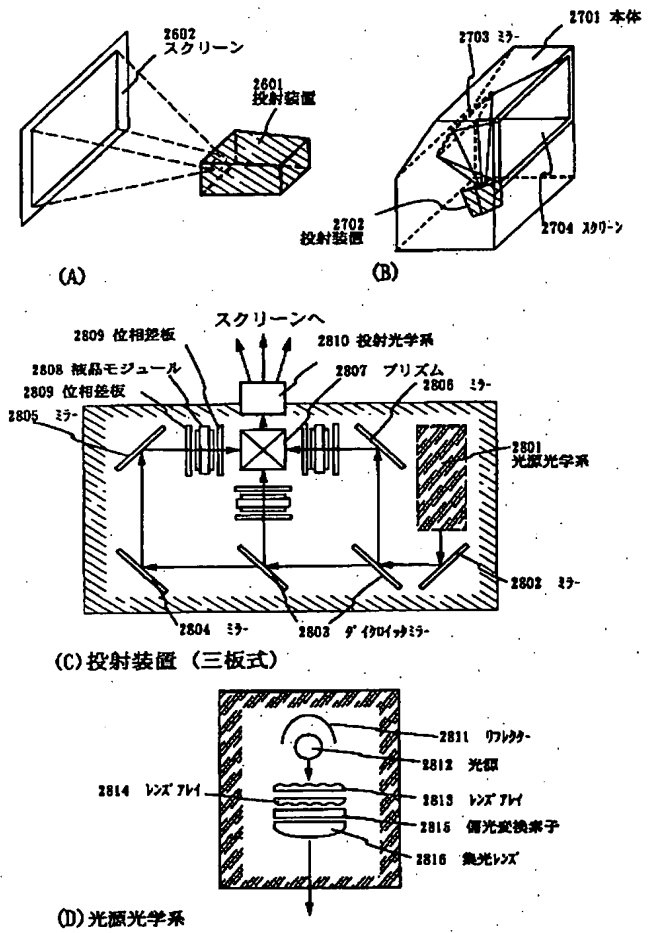
(B)



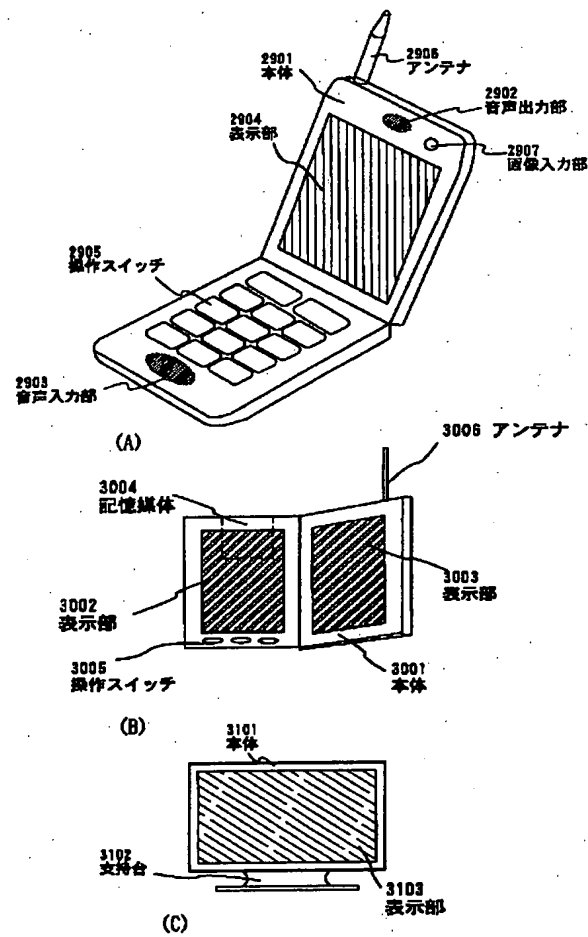
【図25】



【図26】



【図27】



フロントページの続き

Fターム(参考) 2H092 JA24 JA28 KA05 MA08 MA28
 NA24
 5F052 AA02 AA11 AA17 AA24 DA02
 DB02 DB03 DB07 EA16 FA06
 FA19 JA01